



南京凌鸥创芯电子有限公司

LKS32MC45X with built-in 6N driver Datasheet

© 2023, 版权归凌鸥创芯所有
机密文件，未经许可不得扩散

1 概述

1.1 功能简述

LKS32MC452 是 32 位核心的面向电机控制应用的专用处理器，集成了常用电机控制系统所需要的大部分模块，同时集成了两路三相全桥自举式栅极驱动模块，可直接驱动 12 个 N 型 MOSFET。

● 性能

- 192MHz 32 位 ARM Cortex-M4F 内核
- 具有丰富的 DSP 指令
- 硬件浮点运算单元
- MPU(Memory Protection Unit)
- 支持三角函数、开方等运算
- 3 路 14Bit SAR ADC，采样率高达 2MHz，且可同步对 3 路信号通道进行采样。最多支持 27 路 IO 口 ADC 输入信号通道，6 路运放信号通道和内部温度传感器通道
- 超低功耗休眠模式，低功耗休眠电流 6uA
- 三相全桥自举式栅极驱动模块
- 工作环境温度范围: -40~105°C
- 支持双电机+PFC 控制
- 超强抗静电和群脉冲能力

● 存储器

- 256kB 内置 Flash，带加密保护
- 支持 0~8MB 外置 SPI Flash
- 40kB SRAM，支持划分 8/16/24kB 作为 Code RAM 使用

● 工作范围

- 2.2V~3.6V 单电源供电，部分型号支持 5V 单电源供电
- 工作环境温度范围: -40~105°C

● 时钟

- 内置 12MHz 高精度 RC 时钟，-40~105°C 范围内精度在±1%
- 内置低速 32kHz 低速时钟，供低功耗模式使用
- 可外挂 12~24MHz 外部晶振
- 内部 PLL 可提供最高 192MHz 时钟



- 外设模块

- 3 路 UART
- 2 路 SPI，支持主从模式
- 2 路 IIC，支持主从模式
- 1 路 CAN，须使用外部晶振作为参考时钟
- 3 个通用 16 位 Timer，支持捕捉和边沿对齐 PWM 功能
- 2 个通用 32 位 Timer，支持捕捉和边沿对齐 PWM 功能；
- 1 个 24bit systick 定时器
- 4 个编码器接口，支持正交编码输入，CW/CCW 输入，脉冲+符号输入
- 2 个电机控制专用 PWM 模块，支持 16 路 PWM 输出，独立死区控制
- 2 个 Hall 信号专用接口，支持测速、去抖功能
- 最多 84 个 GPIO
- 2 个硬件看门狗，分别支持高速时钟和低速时钟

- DMA

- 1 路独立 DMA 引擎
- 共 8 个通道
- 支持 8、16、32bit 传输
- 支持外设到内存，内存到外设，Flash 到内存传输

- 模拟模块

- 14Bit SAR ADC，可同步对 3 路信号通道进行采样。最多支持 27 路 IO 口 ADC 输入信号通道，6 路运放信号通道和内部温度传感器通道
- ADC 同步三路采样保持，2Msps 采样及转换速率
- 集成 6 路运算放大器，差分 PGA 模式
- 集成 6 路比较器，可设置滞回模式、开窗模式、数字滤波、触发 MCU 中断
- 集成 2 路 12bit DAC 数模转换器
- 内置 $\pm 2^{\circ}\text{C}$ 温度传感器
- 内置 1.2V 0.8%精度电压基准源
- POR(Power-On Reset)，上电复位
- PVD(Power Voltage Detector)，电源电压欠压检测(支持 3 个电压可选)

- 功能安全模块 (Class C)



- ADC 自检模块，支持开路短路检查
- 1 个 CRC 模块

- 封装

LQFP100、LQFP80、LQFP64、TQFP48、QFN52

1.2 性能优势

- 高可靠性、高集成度、最终产品体积小、节约 BOM 成本；
- 内部最多集成 6 路高速运放和 6 路比较器，可满足单电阻/双电阻/三电阻电流采样拓扑架构的不同需求；
- 内部高速运放集成高压保护电路，可以允许高电压共模信号直接输入芯片，可以用最简单的电路拓扑实现 MOSFET 电阻直接电流采样模式；
- 集成硬件 MOSFET 温度漂移补偿电路，确保电流采样精度；
- 应用专利技术使 ADC 和高速运放达到最佳配合，可处理更宽的电流动态范围，同时兼顾高速小电流和低速大电流的采样精度；
- 整体控制电路简洁高效，抗干扰能力强，稳定可靠；
- 集成两路三相全桥自举式栅极驱动模块
- 单电源供电，确保了系统供电的通用性；
- 支持 IEC/UL60730 功能安全认证；

适用于有感 BLDC/无感 BLDC/有感 FOC/无感 FOC 及步进电机、永磁同步、异步电机等控制系统。

1.3 命名规则

LKS32 MC 451 D 2 M 6 S 8 B (XX)	
Device series	
LKS32	= 32bit MCU
LKS5	= Gate Driver Products
LKS6	= Power IC Product
Product type	
MC	= Motor Control Applications
AT	= Automobile Applications
RV	= RISC-V for Motor Control
Device sub family	
451,453,	= 2.2~3.6V, 3 ADC, 6 PGA
455,454	= 2.2~3.6V, 3 ADC, 4 PGA
452	= 2.2~3.6V, 3 ADC, 4 PGA, 6N Driver
451L,455L,457L	= 5V to 3.3V LDO
Gate Driver Functions	
D	= 3P3N Gate Driver
E/DL	= 3P3N + 5V LDO
S/F	= 6N Gate Driver
SL/FL	= 6N + 5V LDO
K	= High V 6N Gate Driver
O/L5	= 5V LDO/DCDC
L3	= 3.3V/3V LDO
N	= DCDC
P	= 3P3N/4P4N DrMOS
Q	= 6N/8N DrMOS
PL3	= 3P3N DrMOS + 3.3VLDO
PL5	= 3P3N DrMOS + 5VLDO
QL	= 6N DrMOS + LDO
X	= PHY
XL	= PHY + LDO
PKG/Driver Ver	
2	= 2 nd Ver
S	= S 侧面上锡
Pin count	
L	=16 pins
H	= 20 pins
M	= 24 pins
Y	=28 pins
K	= 32 pins
F	= 40 pins
G	= 42 pins
U	= 44 pins
C	= 48 pins
N	= 52 pins
S	= 54pins
E	= 60 pins
R	= 64 pins
P	= 80 pins
V	=100 pins
Q	=128 pins
Z	=144 pins
Code size	
4	= 16Kbyte Flash Memory
6	= 32Kbyte Flash Memory
8	= 64Kbyte Flash Memory
B	=128Kbyte Flash Memory
C	=256Kbyte Flash Memory
D	=384Kbyte Flash Memory
E	=512Kbyte Flash Memory
Package	
P	= TSSOP
T	= TQFP/LQFP
Q	= QFN
S	= SSOP
H	= BGA
Temperature range	
6	= -40~85°
8	= -40~105°
9	= -40~125°
MCU Ver	
B	= B ver
Options	
TR	= Tape and reel packing
P	= ES

图 1-1 凌鸥创芯器件命名规则

1.4 系统资源框图

此处以 LKS32MC451VCT8 为例，其他型号硬件资源细节，请参考选型表。

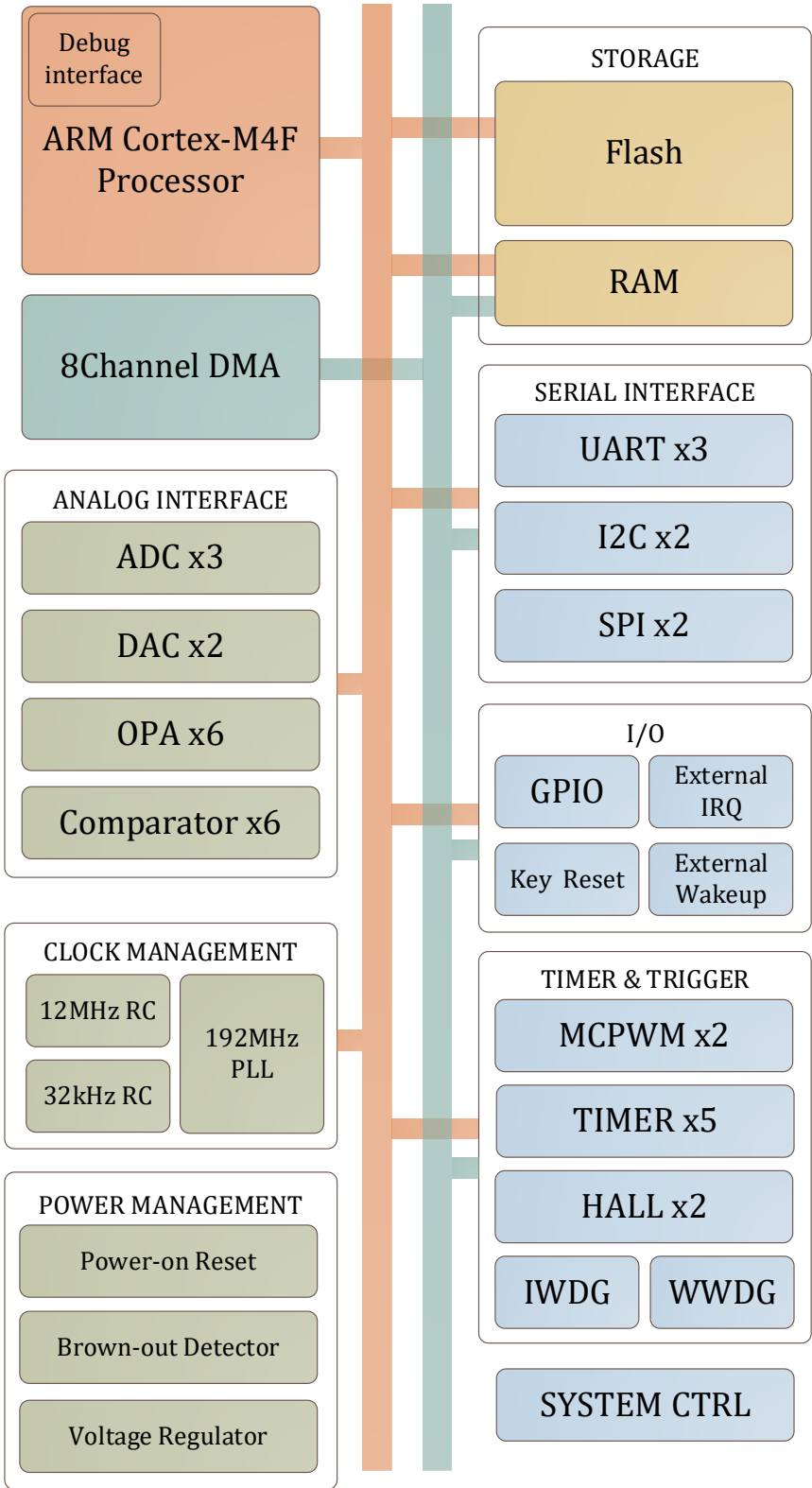


图 1-2 LKS32MC451VCT8 系统资源框图

1.5 矢量正弦控制系统

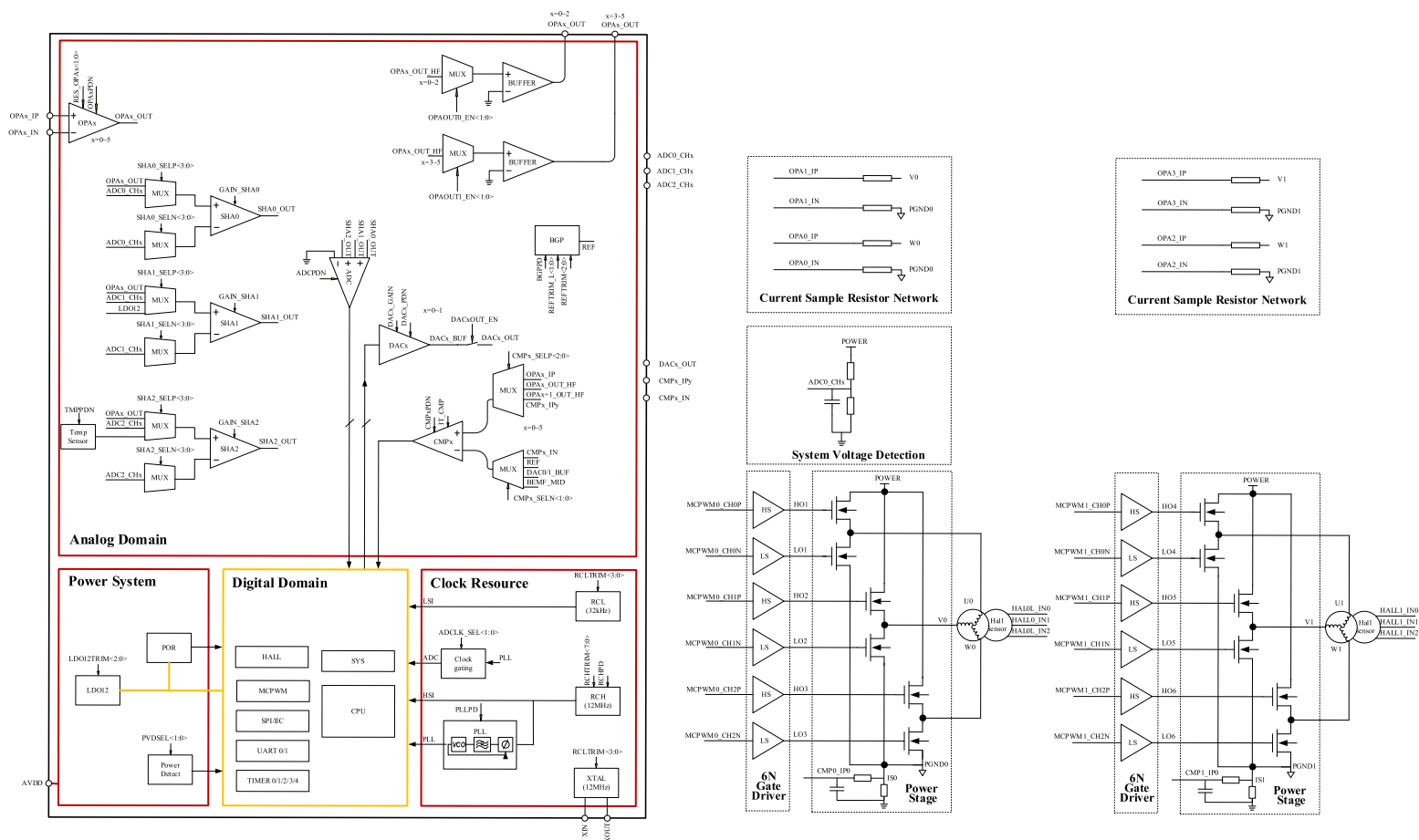


图 1-3 LKS32MC45x 矢量正弦控制系统简化原理图



2 器件选型表

表 2-1 LKS32MC45x 系列器件选型表

	Frequency (MHz)	Flash (kB)	RAM (kB)	ADC	ADC ch.	DAC	HALL	MCPWM	Comparator	Comparator ch.	OPA	TIMER	SPI	IIC	UART	CAN	Temp. Sensor	PLL	QEP	Gate Driver current(A)	Pre-drive supply(V)	Gate floating voltage (V)	Others	Package
LKS32MC451VCT8	192	256	40	14bit, 2Msps×3	27	12bit×2	3Phase×2	4Pair×2	6	24	6	5	2	2	3	1	Yes	Yes	4					LQFP100
LKS32MC451LVCT8	192	256	40		27	12bit×2	3Phase×2	4Pair×2	6	24	6	5	2	2	3	1	Yes	Yes	4				5V AVDD	LQFP100
LKS32MC452FPCT8	192	256	40		21	12bit×2	3Phase×2	4Pair×2	6	16	5	5	2	2	3	1	Yes	Yes	4	+1.2/-1.5	7~20	200		LQFP80
LKS32MC453RCT8	192	256	40		18	12bit×2	3Phase×2	4Pair×2	6	20	6	5	2	2	3	1	Yes	Yes	4					LQFP64
LKS32MC454CCT8	192	256	40		20	12bit×2	3Phase×2	4Pair×2	6	15	4	5	2	2	3	0	Yes	Yes	4					TQFP48
LKS32MC454NCQ8	192	256	40		15	12bit×2	3Phase×2	4Pair×2	6	15	6	5	2	2	3	1	Yes	Yes	4					QFN52
LKS32MC455RCT8	192	256	40		21	12bit×2	3Phase×2	4Pair×2	6	18	4	5	2	2	3	1	Yes	Yes	4					LQFP64
LKS32MC455LRCT8	192	256	40		22	12bit×2	3Phase×2	4Pair×2	6	19	4	5	2	2	3	1	Yes	Yes	4				5V AVDD	LQFP64
LKS32MC457RCT8	192	256	40		20	12bit×2	3Phase×2	4Pair×2	6	17	2	5	2	2	3	1	Yes	Yes	4				5V AVDD	LQFP64
LKS32MC457LRCT8	192	256	40		21	12bit×2	3Phase×2	4Pair×2	6	18	2	5	2	2	3	1	Yes	Yes	4				5V AVDD	LQFP64



3 管脚分布

3.1 管脚分布图及管脚说明

其中 5VT 的引脚为兼容 5V 输入电平的引脚，允许输入 5V 电平信号，推挽模式输出信号最高仍为 3.3V。可使用开漏模式并外接上拉电阻至 5V，使得输出高电平时为 5V。

3.1.1 LKS32MC452FPCT8

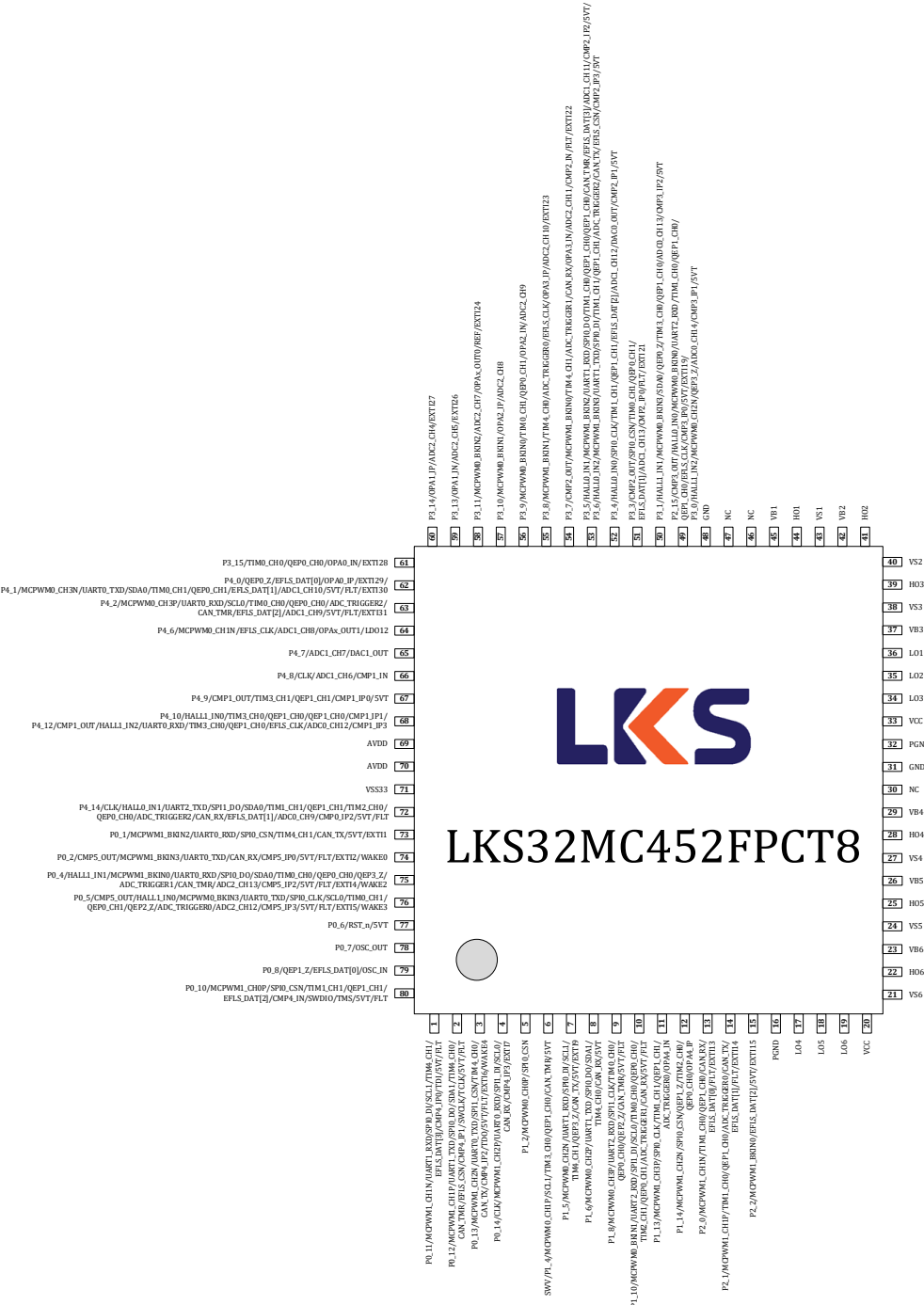


图 3-1 LKS32MC452FPCT8 管脚分布图

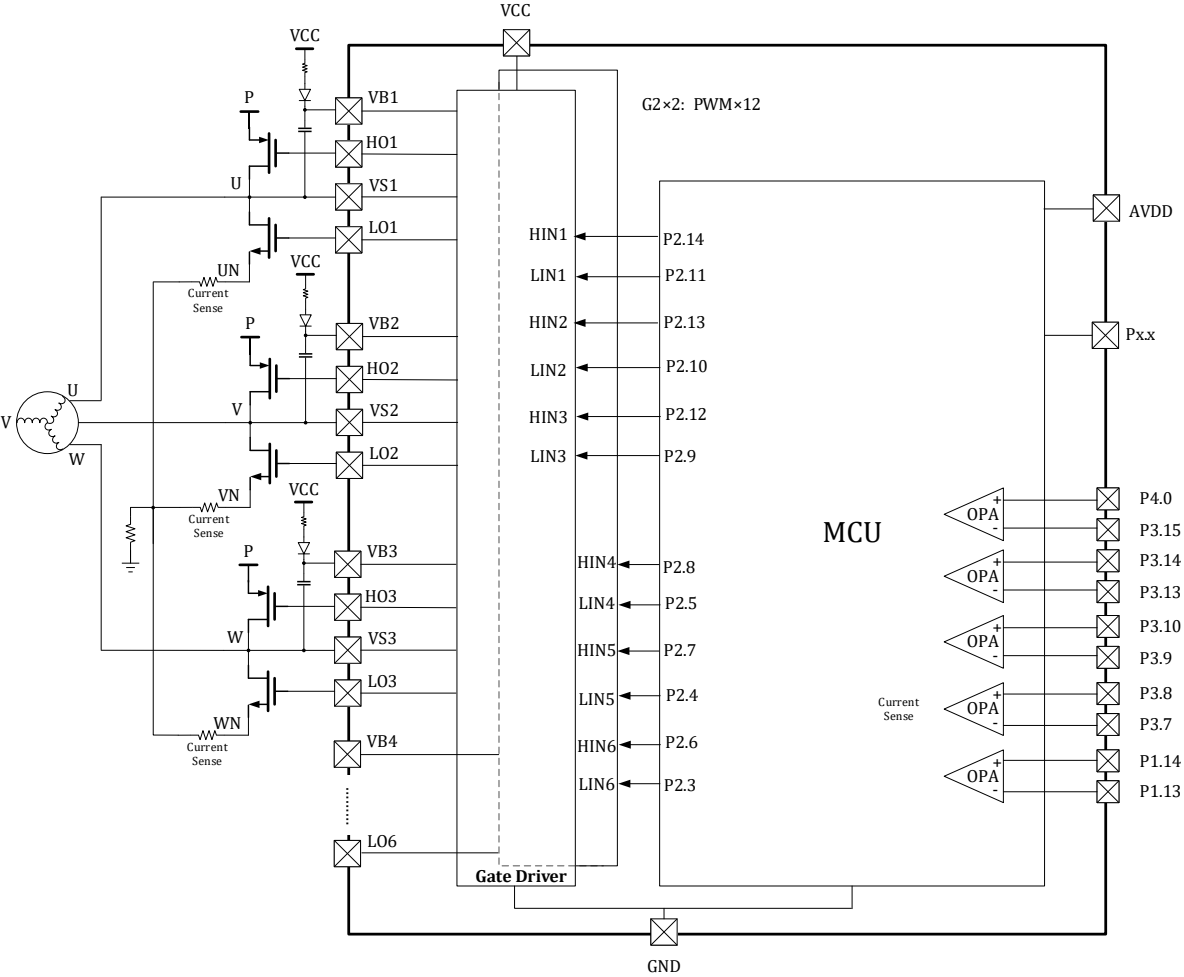


图 3-2 LKS32MC452FPCT8 内部预驱连接示意图

注意：芯片内部核与预驱 PWM 输入相连的引脚为 P2.3-P2.14。以 HIN1、LIN1 举例，通过查表 3.2 可知，其对应的 P2.14 与 P2.11 分别为 MCPWM_CH0N 和 MCPWM_CH0P，其输出极性相反，因此建议用户在使用时配置 MCPWM 的输出 PN 通道交换功能，以保证输出极性的一致。

表 3-1 LKS32MC452FPCT8 管脚说明

1	P0_11	P0.11
	MCPWM1_CH1N	PWM1 通道 1 低边
	UART1_RXD	串口 1 接收(发送)
	SPI0_DI	SPI0 数据输入(输出)
	SCL1	I2C1 时钟
	TIM4_CH1	Timer4 通道 1
	EFLS_DAT[3]	外部 Flash 数据 3
	CMP4_IP0	比较器 4 正端输入 0
	TDI	JTAG 数据输入
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
2	P0_12	P0.12
	MCPWM1_CH1P	PWM1 通道 1 高边



	UART1_TXD	串口 1 发送(接收)
	SPI0_DO	SPI0 数据输出(输入)
	SDA1	I2C1 数据
	TIM4_CH0	Timer4 通道 0
	CAN_TMR	CAN 时间戳外部时钟
	EFLS_CSN	外部 Flash 片选
	CMP4_IP1	比较器 4 正端输入 1
	SWCLK	SWD 时钟
	TCLK	JTAG 时钟
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
3	P0_13	P0.13
	MCPWM1_CH2N	PWM1 通道 2 低边
	UART0_TXD	串口 0 发送(接收)
	SPI1_CSN	SPI1 片选
	TIM4_CH0	Timer4 通道 0
	CAN_TX	CAN 发送端
	CMP4_IP2	比较器 4 正端输入 2
	TDO	JTAG 数据输出
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
	EXTI6	外部 GPIO 中断信号 6
	WAKE4	外部唤醒信号 4
4	P0_14	P0.14
	CLK	时钟输出(用于调试)
	MCPWM1_CH2P	PWM1 通道 2 高边
	UART0_RXD	串口 0 接收(发送)
	SPI1_DI	SPI1 数据输入(输出)
	SCL0	I2C0 时钟
	CAN_RX	CAN 接收端
	CMP4_IP3	比较器 4 正端输入 3
	EXTI7	外部 GPIO 中断信号 7
5	P1_2	P1.2
	MCPWM0_CH0P	PWM0 通道 0 高边
	SPI0_CSN	SPI0 片选
6	P1_4	P1.4
	MCPWM0_CH1P	PWM0 通道 1 高边
	SCL1	I2C1 时钟
	TIM3_CH0	Timer3 通道 0
	QEP1_CH0	编码器 1 通道 0
	CAN_TMR	CAN 时间戳外部时钟
	5VT	IO 兼容 5V 电平
7	P1_5	P1.5

	MCPWM0_CH2N	PWM0 通道 2 低边
	UART1_RXD	串口 1 接收(发送)
	SPI0_DI	SPI0 数据输入(输出)
	SCL1	I2C1 时钟
	TIM4_CH1	Timer4 通道 1
	QEP3_Z	编码器 3 Z 轴清零信号
	CAN_TX	CAN 发送端
	5VT	IO 兼容 5V 电平
	EXTI9	外部 GPIO 中断信号 9
8	P1_6	P1.6
	MCPWM0_CH2P	PWM0 通道 2 高边
	UART1_TXD	串口 1 发送(接收)
	SPI0_DO	SPI0 数据输出(输入)
	SDA1	I2C1 数据
	TIM4_CH0	Timer4 通道 0
	CAN_RX	CAN 接收端
	5VT	IO 兼容 5V 电平
9	P1_8	P1.8
	MCPWM0_CH3P	PWM0 通道 3 高边
	UART2_RXD	串口 2 接收(发送)
	SPI1_CLK	SPI1 时钟
	TIM0_CH0	Timer0 通道 0
	QEP0_CH0	编码器 0 通道 0
	QEP2_Z	编码器 2 Z 轴清零信号
	CAN_TMR	CAN 时间戳外部时钟
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
10	P1_10	P1.10
	MCPWM0_BKIN1	PWM0 停机输入信号 1
	UART2_RXD	串口 2 接收(发送)
	SPI1_DI	SPI1 数据输入(输出)
	SCL0	I2C0 时钟
	TIM0_CH0	Timer0 通道 0
	QEP0_CH0	编码器 0 通道 0
	TIM2_CH1	Timer2 通道 1
	QEP0_CH1	编码器 0 通道 1
	ADC_TRIGGER1	ADC1 触发信号输出(用于调试)
	CAN_RX	CAN 接收端
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
11	P1_13	P1.13
	MCPWM1_CH3P	PWM1 通道 3 高边
	SPI0_CLK	SPI0 时钟

	TIM1_CH1	Timer1 通道 1
	QEP1_CH1	编码器 1 通道 1
	ADC_TRIGGER0	ADC0 触发信号输出(用于调试)
	OPA4_IN	运放 4 负端输入
12	P1_14	P1.14
	MCPWM1_CH2N	PWM1 通道 2 低边
	SPI0_CSN	SPI0 片选
	QEP1_Z	编码器 1 Z 轴清零信号
	TIM2_CH0	Timer2 通道 0
	QEP0_CH0	编码器 0 通道 0
	OPA4_IP	运放 4 正端输入
13	P2_0	P2.0
	MCPWM1_CH1N	PWM1 通道 1 低边
	TIM1_CH0	Timer1 通道 0
	QEP1_CH0	编码器 1 通道 0
	CAN_RX	CAN 接收端
	EFLS_DAT[0]	外部 Flash 数据 0
	FLT	IO 输入滤波
	EXTI13	外部 GPIO 中断信号 13
14	P2_1	P2.1
	MCPWM1_CH1P	PWM1 通道 1 高边
	TIM1_CH0	Timer1 通道 0
	QEP1_CH0	编码器 1 通道 0
	ADC_TRIGGER0	ADC0 触发信号输出(用于调试)
	CAN_TX	CAN 发送端
	EFLS_DAT[1]	外部 Flash 数据 1
	FLT	IO 输入滤波
	EXTI14	外部 GPIO 中断信号 14
15	P2_2	P2.2
	MCPWM1_BKIN0	PWM1 停机输入信号 0
	EFLS_DAT[2]	外部 Flash 数据 2
	5VT	IO 兼容 5V 电平
	EXTI15	外部 GPIO 中断信号 15
16	PGND	预驱功率地
17	LO4	A 相 低边输出,由 MCU P2.5 控制,L01 极性与 P2.5 相同,即 P2.5=1 时,L01=1。
18	LO5	B 相 低边输出,由 MCU P2.4 控制,L02 极性与 P2.4 相同,即 P2.4=1 时,L02=1。
19	LO6	C 相 低边输出,由 MCU P2.3 控制,L03 极性与 P2.3 相同,即 P2.3=1 时,L03=1。
20	VCC	全桥驱动电源
21	VS6	高边浮动偏置电压 6
22	HO6	C 相 高边输出,由 MCU P2.6 控制,H03 极性与 P2.6 相同,即 P2.6=1 时,H03=1。
23	VB6	高边浮动电源电压 6
24	VS5	高边浮动偏置电压 5
25	HO5	B 相 高边输出,由 MCU P2.7 控制,H02 极性与 P2.7 相同,即 P2.7=1 时,H02=1。

26	VB5	高边浮动电源电压 5
27	VS4	高边浮动偏置电压 4
28	HO4	A 相 高边输出,由 MCU P2.8 控制,H01 极性与 P2.8 相同,即 P2.8=1 时,H01=1。
29	VB4	高边浮动电源电压 4
30	NC	不连接
31	GND	MCU 地, 强烈建议多个地引脚在 PCB 上统一接地
32	PGND	预驱功率地
33	VCC	全桥驱动电源
34	LO3	C 相 低边输出,由 MCU P2.9 控制,LO3 极性与 P2.9 相同,即 P2.9=1 时,LO3=1。
35	LO2	B 相 低边输出,由 MCU P2.10 控制, LO2 极性与 P2.10 相同, 即 P2.10=1 时, LO2=1。
36	LO1	A 相 低边输出,由 MCU P2.11 控制, LO1 极性与 P2.11 相同, 即 P2.11=1 时, LO1=1。
37	VB3	高边浮动电源电压 3。
38	VS3	高边浮动偏置电压 3。
39	HO3	C 相 高边输出,由 MCU P2.12 控制, HO3 极性与 P2.12 相同, 即 P2.12=1 时, HO3=1。
40	VS2	高边浮动偏置电压 2。
41	HO2	B 相 高边输出,由 MCU P2.13 控制, HO2 极性与 P2.13 相同, 即 P2.13=1 时, HO2=1。
42	VB2	高边浮动电源电压 2。
43	VS1	高边浮动偏置电压 1。
44	HO1	A 相 高边输出,由 MCU P2.14 控制, HO1 极性与 P2.14 相同, 即 P2.14=1 时, HO1=1。
45	VB1	高边浮动电源电压 1。
46	NC	不连接
47	NC	不连接
48	GND	MCU 地, 强烈建议多个地引脚在 PCB 上统一接地
49	P2_15	P2.15
	CMP3_OUT	比较器 3 输出
	HALL0_IN0	HALL0 接口输入 0
	MCPWM0_BKIN0	PWM0 停机输入信号 0
	UART2_RXD	串口 2 接收(发送)
	TIM1_CH0	Timer1 通道 0
	QEP1_CH0	编码器 1 通道 0
	QEP1_CH0	编码器 1 通道 0
	EFLS_CLK	外部 Flash 时钟
	CMP3_IP0	比较器 3 正端输入 0
	5VT	IO 兼容 5V 电平
	EXTI19	外部 GPIO 中断信号 19
	P3_0	P3.0
	HALL1_IN2	HALL1 接口输入 2
	MCPWM0_CH2N	PWM0 通道 2 低边

	QEP3_Z	编码器 3 Z 轴清零信号
	ADC0_CH14	ADC0 通道 14
	CMP3_IP1	比较器 3 正端输入 1
	5VT	IO 兼容 5V 电平
50	P3_1	P3.1
	HALL1_IN1	HALL1 接口输入 1
	MCPWM0_BKIN3	PWM0 停机输入信号 3
	SDA0	I2C0 数据
	QEP0_Z	编码器 0 Z 轴清零信号
	TIM3_CH0	Timer3 通道 0
	QEP1_CH0	编码器 1 通道 0
	ADC0_CH13	ADC0 通道 13
	CMP3_IP2	比较器 3 正端输入 2
	5VT	IO 兼容 5V 电平
51	P3_3	P3.3
	CMP2_OUT	比较器 2 输出
	SPI0_CSN	SPI0 片选
	TIM0_CH1	Timer0 通道 1
	QEP0_CH1	编码器 0 通道 1
	EFLS_DAT[1]	外部 Flash 数据 1
	ADC1_CH13	ADC1 通道 13
	CMP2_IP0	比较器 2 正端输入 0
	FLT	IO 输入滤波
	EXTI21	外部 GPIO 中断信号 21
52	P3_4	P3.4
	HALL0_IN0	HALL0 接口输入 0
	SPI0_CLK	SPI0 时钟
	TIM1_CH1	Timer1 通道 1
	QEP1_CH1	编码器 1 通道 1
	EFLS_DAT[2]	外部 Flash 数据 2
	ADC1_CH12	ADC1 通道 12
	DAC0_OUT	DAC0 输出
	CMP2_IP1	比较器 2 正端输入 1
	5VT	IO 兼容 5V 电平
53	P3_5	P3.5
	HALL0_IN1	HALL0 接口输入 1
	MCPWM1_BKIN2	PWM1 停机输入信号 2
	UART1_RXD	串口 1 接收(发送)
	SPI0_DO	SPI0 数据输出(输入)
	TIM1_CH0	Timer1 通道 0
	QEP1_CH0	编码器 1 通道 0
	QEP1_CH0	编码器 1 通道 0
	CAN_TMR	CAN 时间戳外部时钟

	EFLS_DAT[3]	外部 Flash 数据 3
	ADC1_CH11	ADC1 通道 11
	CMP2_IP2	比较器 2 正端输入 2
	5VT	IO 兼容 5V 电平
	P3_6	P3.6
	HALL0_IN2	HALL0 接口输入 2
	MCPWM1_BKIN3	PWM1 停机输入信号 3
	UART1_TXD	串口 1 发送(接收)
	SPI0_DI	SPI0 数据输入(输出)
	TIM1_CH1	Timer1 通道 1
	QEP1_CH1	编码器 1 通道 1
	ADC_TRIGGER2	ADC2 触发信号输出(用于调试)
	CAN_TX	CAN 发送端
	EFLS_CSN	外部 Flash 片选
	CMP2_IP3	比较器 2 正端输入 3
	5VT	IO 兼容 5V 电平
54	P3_7	P3.7
	CMP2_OUT	比较器 2 输出
	MCPWM1_BKIN0	PWM1 停机输入信号 0
	TIM4_CH1	Timer4 通道 1
	ADC_TRIGGER1	ADC1 触发信号输出(用于调试)
	CAN_RX	CAN 接收端
	OPA3_IN	运放 3 负端输入
	ADC2_CH11	ADC2 通道 11
	CMP2_IN	比较器 2 负端输入
	FLT	IO 输入滤波
	EXTI22	外部 GPIO 中断信号 22
55	P3_8	P3.8
	MCPWM1_BKIN1	PWM1 停机输入信号 1
	TIM4_CH0	Timer4 通道 0
	ADC_TRIGGER0	ADC0 触发信号输出(用于调试)
	EFLS_CLK	外部 Flash 时钟
	OPA3_IP	运放 3 正端输入
	ADC2_CH10	ADC2 通道 10
	EXTI23	外部 GPIO 中断信号 23
56	P3_9	P3.9
	MCPWM0_BKIN0	PWM0 停机输入信号 0
	TIM0_CH1	Timer0 通道 1
	QEP0_CH1	编码器 0 通道 1
	OPA2_IN	运放 2 负端输入
	ADC2_CH9	ADC2 通道 9
57	P3_10	P3.10
	MCPWM0_BKIN1	PWM0 停机输入信号 1

	OPA2_IP	运放 2 正端输入
	ADC2_CH8	ADC2 通道 8
58	P3_11	P3.11
	MCPWM0_BKIN2	PWM0 停机输入信号 2
	ADC2_CH7	ADC2 通道 7
	OPAx_OUT0	运放输出
	REF	参考电压
	EXTI24	外部 GPIO 中断信号 24
59	P3_13	P3.13
	OPA1_IN	运放 1 负端输入
	ADC2_CH5	ADC2 通道 5
	EXTI26	外部 GPIO 中断信号 26
60	P3_14	P3.14
	OPA1_IP	运放 1 正端输入
	ADC2_CH4	ADC2 通道 4
	EXTI27	外部 GPIO 中断信号 27
61	P3_15	P3.15
	TIM0_CH0	Timer0 通道 0
	QEP0_CH0	编码器 0 通道 0
	OPA0_IN	运放 0 负端输入
	EXTI28	外部 GPIO 中断信号 28
62	P4_0	P4.0
	QEP0_Z	编码器 0 Z 轴清零信号
	EFLS_DAT[0]	外部 Flash 数据 0
	OPA0_IP	运放 0 正端输入
	EXTI29	外部 GPIO 中断信号 29
	P4_1	P4.1
	MCPWM0_CH3N	PWM0 通道 3 低边
	UART0_TXD	串口 0 发送(接收)
	SDA0	I2C0 数据
	TIM0_CH1	Timer0 通道 1
	QEP0_CH1	编码器 0 通道 1
	EFLS_DAT[1]	外部 Flash 数据 1
	ADC1_CH10	ADC1 通道 10
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
	EXTI30	外部 GPIO 中断信号 30
63	P4_2	P4.2
	MCPWM0_CH3P	PWM0 通道 3 高边
	UART0_RXD	串口 0 接收(发送)
	SCL0	I2C0 时钟
	TIM0_CH0	Timer0 通道 0
	QEP0_CH0	编码器 0 通道 0

	ADC_TRIGGER2	ADC2 触发信号输出(用于调试)
	CAN_TMR	CAN 时间戳外部时钟
	EFLS_DAT[2]	外部 Flash 数据 2
	ADC1_CH9	ADC1 通道 9
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
	EXTI31	外部 GPIO 中断信号 31
64	P4_6	P4.6
	MCPWM0_CH1N	PWM0 通道 1 低边
	EFLS_CLK	外部 Flash 时钟
	ADC1_CH8	ADC1 通道 8
	OPAx_OUT1	运放输出
	LDO12	1.2V LDO 输出
65	P4_7	P4.7
	ADC1_CH7	ADC1 通道 7
	DAC1_OUT	DAC1 输出
66	P4_8	P4.8
	CLK	时钟输出(用于调试)
	ADC1_CH6	ADC1 通道 6
	CMP1_IN	比较器 1 负端输入
67	P4_9	P4.9
	CMP1_OUT	比较器 1 输出
	TIM3_CH1	Timer3 通道 1
	QEP1_CH1	编码器 1 通道 1
	CMP1_IP0	比较器 1 正端输入 0
	5VT	IO 兼容 5V 电平
68	P4_10	P4.10
	HALL1_IN0	HALL1 接口输入 0
	TIM3_CH0	Timer3 通道 0
	QEP1_CH0	编码器 1 通道 0
	CMP1_IP1	比较器 1 正端输入 1
	P4_12	P4.12
	CMP1_OUT	比较器 1 输出
	HALL1_IN2	HALL1 接口输入 2
	UART0_RXD	串口 0 接收(发送)
	TIM3_CH0	Timer3 通道 0
	QEP1_CH0	编码器 1 通道 0
	EFLS_CLK	外部 Flash 时钟
	ADC0_CH12	ADC0 通道 12
	CMP1_IP3	比较器 1 正端输入 3
69	AVDD	MCU 电源
70	AVDD	MCU 电源
71	VSS33	模拟地

72	P4_14	P4.14
	CLK	时钟输出(用于调试)
	HALL0_IN1	HALL0 接口输入 1
	UART2_TXD	串口 2 发送(接收)
	SPI1_DO	SPI1 数据输出(输入)
	SDA0	I2C0 数据
	TIM1_CH1	Timer1 通道 1
	QEP1_CH1	编码器 1 通道 1
	TIM2_CH0	Timer2 通道 0
	QEP0_CH0	编码器 0 通道 0
	ADC_TRIGGER2	ADC2 触发信号输出(用于调试)
	CAN_RX	CAN 接收端
	EFLS_DAT[1]	外部 Flash 数据 1
	ADC0_CH9	ADC0 通道 9
	CMP0_IP2	比较器 0 正端输入 2
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
73	P0_1	P0.1
	MCPWM1_BKIN2	PWM1 停机输入信号 2
	UART0_RXD	串口 0 接收(发送)
	SPI0_CSN	SPI0 片选
	TIM4_CH1	Timer4 通道 1
	CAN_TX	CAN 发送端
	5VT	IO 兼容 5V 电平
	EXTI1	外部 GPIO 中断信号 1
74	P0_2	P0.2
	CMP5_OUT	比较器 5 输出
	MCPWM1_BKIN3	PWM1 停机输入信号 3
	UART0_TXD	串口 0 发送(接收)
	CAN_RX	CAN 接收端
	CMP5_IP0	比较器 5 正端输入 0
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
	EXTI2	外部 GPIO 中断信号 2
	WAKE0	外部唤醒信号 0
75	P0_4	P0.4
	HALL1_IN1	HALL1 接口输入 1
	MCPWM1_BKIN0	PWM1 停机输入信号 0
	UART0_RXD	串口 0 接收(发送)
	SPI0_DO	SPI0 数据输出(输入)
	SDA0	I2C0 数据
	TIM0_CH0	Timer0 通道 0
	QEP0_CH0	编码器 0 通道 0

	QEP3_Z	编码器 3 Z 轴清零信号
	ADC_TRIGGER1	ADC1 触发信号输出(用于调试)
	CAN_TMR	CAN 时间戳外部时钟
	ADC2_CH13	ADC2 通道 13
	CMP5_IP2	比较器 5 正端输入 2
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
	EXTI4	外部 GPIO 中断信号 4
	WAKE2	外部唤醒信号 2
76	P0_5	P0.5
	CMP5_OUT	比较器 5 输出
	HALL1_IN0	HALL1 接口输入 0
	MCPWM0_BKIN3	PWM0 停机输入信号 3
	UART0_TXD	串口 0 发送(接收)
	SPI0_CLK	SPI0 时钟
	SCL0	I2C0 时钟
	TIM0_CH1	Timer0 通道 1
	QEP0_CH1	编码器 0 通道 1
	QEP2_Z	编码器 2 Z 轴清零信号
	ADC_TRIGGER0	ADC0 触发信号输出(用于调试)
	ADC2_CH12	ADC2 通道 12
	CMP5_IP3	比较器 5 正端输入 3
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波
	EXTI5	外部 GPIO 中断信号 5
	WAKE3	外部唤醒信号 3
77	P0_6	P0.6
	RST_n	复位引脚,默认用作 RSTN。建议接一个 10nF~100nF 的电容到地,并在 RSTN 和 AVDD 之间放置一个 10k~20k 的上拉电阻。如果外部有上拉电阻, RSTN 的电容应为 100nF。可切换为 GPIO, 切换后可关闭 40kΩ 上拉电阻。
	5VT	IO 兼容 5V 电平
78	P0_7	P0.7
	OSC_OUT	外部晶振引脚
79	P0_8	P0.8
	QEP1_Z	编码器 1 Z 轴清零信号
	EFLS_DAT[0]	外部 Flash 数据 0
	OSC_IN	外部晶振引脚
80	P0_10	P0.10
	MCPWM1_CH0P	PWM1 通道 0 高边
	SPI0_CSN	SPI0 片选
	TIM1_CH1	Timer1 通道 1
	QEP1_CH1	编码器 1 通道 1
	EFLS_DAT[2]	外部 Flash 数据 2

	CMP4_IN	比较器 4 负端输入
	SWDIO	SWD 数据
	TMS	JTAG 模式选择
	5VT	IO 兼容 5V 电平
	FLT	IO 输入滤波

由于寄存器 SYS_IO_CFG.SWDMUX 默认为 0，因此 P0.9/P1.0/P0.11/P0.12/P0.13 五个对应的管脚均无法作为正常的 GPIO 使用，需配置复用功能，具体参考 45x User Manual 中的 SYS_IO_CFG 寄存器说明。

3.2 管脚复用功能

表 3-2 LKS32MC45x 引脚复用功能选择

	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AFA	AFB	AF0	
P0_0													EXTI0
P0_1			MCPWM1_BKIN2	UART0_RXD	SPI0_CSN		TIM4_CH1			CAN_TX			EXTI1/5VT
P0_2	CMP5_OUT		MCPWM1_BKIN3	UART0_TXD						CAN_RX		CMP5_IP0	WAKE0/EXTI2/5VT
P0_3		HALL1_IN2			SPI0_DI		TIM0_Z					CMP5_IP1	WAKE1/EXTI3
P0_4		HALL1_IN1	MCPWM1_BKIN0	UART0_RXD	SPI0_DO	SDA0	TIM0_CH0	TIM3_Z	ADC_TRIGGER1	CAN_TMR		ADC2_CH13/CMP5_IP2	WAKE2/EXTI4/5VT
P0_5	CMP5_OUT	HALL1_IN0	MCPWM0_BKIN3	UART0_TXD	SPI0_CLK	SCL0	TIM0_CH1	TIM2_Z	ADC_TRIGGER0			ADC2_CH12/CMP5_IP3	WAKE3/EXTI5/5VT
P0_6												RST_n	5VT
P0_7												OSC_OUT	
P0_8							TIM1_Z				EFLS_DAT[0]	OSC_IN	
P0_9	CMP4_OUT		MCPWM1_CH0N		SPI0_CLK		TIM1_CH0				EFLS_DAT[1]	CMP5_IN	nTRST
P0_10			MCPWM1_CH0P		SPI0_CSN		TIM1_CH1				EFLS_DAT[2]	CMP4_IN	SWDIOTMS/5VT
P0_11			MCPWM1_CH1N	UART1_RXD	SPI0_DI	SCL1	TIM4_CH1				EFLS_DAT[3]	CMP4_IP0	TDI/5VT
P0_12			MCPWM1_CH1P	UART1_TXD	SPI0_DO	SDA1	TIM4_CH0			CAN_TMR	EFLS_CSN	CMP4_IP1	SWCLKTCLK/5VT
P0_13			MCPWM1_CH2N	UART0_TXD	SPI1_CSN		TIM4_CH0			CAN_TX		CMP4_IP2	WAKE4/EXTI6/TDO/5VT
P0_14	CLK		MCPWM1_CH2P	UART0_RXD	SPI1_DI	SCL0				CAN_RX		CMP4_IP3	EXTI7
P0_15	CMP4_OUT		MCPWM1_CH3N				TIM1_Z						EXTI8



	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AFA	AFB	AF0	
P1_0			MCPWM1_CH3P	UART0_TXD	SPI1_DO	SDA0	TIM0_Z						
P1_1			MCPWM0_CH0N		SPI1_CLK								
P1_2			MCPWM0_CH0P		SPI0_CSN								
P1_3			MCPWM0_CH1N		SPI0_CLK	SDA1		TIM3_CH0					
P1_4			MCPWM0_CH1P			SCL1		TIM3_CH0		CAN_TMR			5VT
P1_5			MCPWM0_CH2N	UART1_RXD	SPI0_DI	SCL1	TIM4_CH1	TIM3_Z		CAN_TX			EXTI9/5VT
P1_6			MCPWM0_CH2P	UART1_TXD	SPI0_DO	SDA1	TIM4_CH0			CAN_RX			5VT
P1_7			MCPWM0_CH3N		SPI1_CSN								EXTI10/5VT
P1_8			MCPWM0_CH3P	UART2_RXD	SPI1_CLK		TIM0_CH0	TIM2_Z		CAN_TMR			5VT
P1_9			MCPWM0_BKIN0	UART2_TXD	SPI1_DO	SDA0	TIM0_CH1	TIM2_CH0	ADC_TRIGGER2	CAN_TX			5VT
P1_10			MCPWM0_BKIN1	UART2_RXD	SPI1_DI	SCL0	TIM0_CH0	TIM2_CH1	ADC_TRIGGER1	CAN_RX			5VT
P1_11			MCPWM0_BKIN2	UART2_TXD	SPI0_DO	SDA0	TIM0_CH1					OPA5_IN	WAKE5/EXTI11
P1_12			MCPWM1_CH3N	UART2_RXD	SPI0_DI	SCL0	TIM1_CH0					OPA5_IP	EXTI12
P1_13			MCPWM1_CH3P		SPI0_CLK		TIM1_CH1		ADC_TRIGGER0			OPA4_IN	
P1_14			MCPWM1_CH2N		SPI0_CSN		TIM1_Z	TIM2_CH0				OPA4_IP	
P1_15			MCPWM1_CH2P					TIM2_CH1		CAN_TMR			



	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AFA	AFB	AF0	
P2_0			MCPWM1_CH1N				TIM1_CH0			CAN_RX	EFLS_DAT[0]		EXTI13
P2_1			MCPWM1_CH1P				TIM1_CH0		ADC_TRIGGER0	CAN_TX	EFLS_DAT[1]		EXTI14
P2_2			MCPWM1_BKIN0								EFLS_DAT[2]		EXTI15/5VT
P2_3			MCPWM1_CH2P				TIM1_CH1			CAN_TX	EFLS_DAT[3]		
P2_4			MCPWM1_CH1P					TIM2_CH0		CAN_RX	EFLS_CSN		
P2_5			MCPWM1_CH0P	UART1_RXD			TIM1_CH0	TIM2_CH1		CAN_TMR	EFLS_CLK		
P2_6			MCPWM1_CH2N	UART1_TXD			TIM1_CH1						
P2_7			MCPWM1_CH1N			SDA0		TIM2_CH0					EXTI16
P2_8			MCPWM1_CH0N			SCL0		TIM2_CH1					EXTI17
P2_9			MCPWM0_CH2P			SDA0	TIM4_CH1	TIM2_Z			EFLS_DAT[0]		
P2_10			MCPWM0_CH1P			SCL0	TIM4_CH0				EFLS_DAT[1]		
P2_11			MCPWM0_CH0P	UART0_RXD			TIM4_CH0	TIM3_CH1			EFLS_DAT[2]		5VT
P2_12			MCPWM0_CH2N	UART0_TXD			TIM4_CH1	TIM3_Z			EFLS_DAT[3]		EXTI18/5VT
P2_13		HALL0_IN2	MCPWM0_CH1N				TIM4_CH0	TIM3_CH0	ADC_TRIGGER1		EFLS_CSN		
P2_14		HALL0_IN1	MCPWM0_CH0N	UART2_TXD				TIM3_CH1	ADC_TRIGGER0			CMP3_IN	WAKE6
P2_15	CMP3_OUT	HALL0_IN0	MCPWM0_BKIN0	UART2_RXD			TIM1_CH0				EFLS_CLK	CMP3_IP0	EXTI19/5VT



	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AFA	AFB	AF0	
P3_0		HALL1_IN2	MCPWM0_CH2N					TIM3_Z				ADC0_CH14/CMP3_IP1	5VT
P3_1		HALL1_IN1	MCPWM0_BKIN3			SDA0	TIM0_Z	TIM3_CH0				ADC0_CH13/CMP3_IP2	5VT
P3_2	CMP3_OUT	HALL1_IN0				SCL0	TIM0_CH0	TIM3_CH0			EFLS_DAT[0]	CMP3_IP3	WAKE7/EXTI20/5VT
P3_3	CMP2_OUT				SPI0_CSN		TIM0_CH1				EFLS_DAT[1]	ADC1_CH13/CMP2_IP0	EXTI21
P3_4		HALL0_IN0			SPI0_CLK		TIM1_CH1				EFLS_DAT[2]	ADC1_CH12/DAC0_OUT /CMP2_IP1	5VT
P3_5		HALL0_IN1	MCPWM1_BKIN2	UART1_RXD	SPI0_DO		TIM1_CH0			CAN_TMR	EFLS_DAT[3]	ADC1_CH11/CMP2_IP2	5VT
P3_6		HALL0_IN2	MCPWM1_BKIN3	UART1_TXD	SPI0_DI		TIM1_CH1		ADC_TRIGGER2	CAN_TX	EFLS_CSN	CMP2_IP3	5VT
P3_7	CMP2_OUT		MCPWM1_BKIN0				TIM4_CH1		ADC_TRIGGER1	CAN_RX		OPA3_IN/ADC2_CH11/ CMP2_IN	EXTI22
P3_8			MCPWM1_BKIN1				TIM4_CH0		ADC_TRIGGER0		EFLS_CLK	OPA3_IP/ADC2_CH10	EXTI23
P3_9			MCPWM0_BKIN0				TIM0_CH1					OPA2_IN/ADC2_CH9	
P3_10			MCPWM0_BKIN1									OPA2_IP/ADC2_CH8	
P3_11			MCPWM0_BKIN2									ADC2_CH7/OPA _x _OUT0 /REF	EXTI24
P3_12			MCPWM0_BKIN3			SDA0		TIM2_CH1				ADC2_CH6	EXTI25
P3_13												OPA1_IN/ADC2_CH5	EXTI26
P3_14												OPA1_IP/ADC2_CH4	EXTI27
P3_15							TIM0_CH0					OPA0_IN	EXTI28



	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AFA	AFB	AF0	
P4_0							TIM0_Z				EFLS_DAT[0]	OPA0_IP	EXTI29
P4_1			MCPWM0_CH3N	UART0_TXD		SDA0	TIM0_CH1				EFLS_DAT[1]	ADC1_CH10	EXTI30/5VT
P4_2			MCPWM0_CH3P	UART0_RXD		SCL0	TIM0_CH0		ADC_TRIGGER2	CAN_TMR	EFLS_DAT[2]	ADC1_CH9	EXTI31/5VT
P4_3			MCPWM0_CH2N							CAN_TX	EFLS_DAT[3]		
P4_4			MCPWM0_CH2P							CAN_RX	EFLS_CSN		
P4_5			MCPWM0_CH1P									ADC0_CH11/CMP0_IP0	5VT
P4_6			MCPWM0_CH1N								EFLS_CLK	ADC1_CH8/OPAx_OUT1 /LDO12	
P4_7												ADC1_CH7/DAC1_OUT	
P4_8	CLK											ADC1_CH6/CMP1_IN	
P4_9	CMP1_OUT							TIM3_CH1				CMP1_IP0	5VT
P4_10		HALL1_IN0						TIM3_CH0				CMP1_IP1	
P4_11		HALL1_IN1						TIM3_Z				CMP1_IP2	
P4_12	CMP1_OUT	HALL1_IN2		UART0_RXD				TIM3_CH0			EFLS_CLK	ADC0_CH12/CMP1_IP3	
P4_13	CMP0_OUT	HALL0_IN2			SPI1_CLK	SCL0	TIM1_Z	TIM2_Z		CAN_TX	EFLS_DAT[0]	ADC0_CH10/CMP0_IP1	
P4_14	CLK	HALL0_IN1		UART2_TXD	SPI1_DO	SDA0	TIM1_CH1	TIM2_CH0	ADC_TRIGGER2	CAN_RX	EFLS_DAT[1]	ADC0_CH9/CMP0_IP2	5VT
P4_15		HALL0_IN0		UART2_RXD	SPI1_D1	SCL0	TIM1_CH0	TIM2_CH1	ADC_TRIGGER1	CAN_TMR	EFLS_DAT[2]	ADC0_CH8/CMP0_IP3	5VT

	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AFA	AFB	AF0	
P5_0	CMP0_OUT		MCPWM0_CH3N			SDA1		TIM3_CH0	ADC_TRIGGER0		EFLS_DAT[3]	ADC0_CH7/CMP0_IN	EXTI32
P5_1			MCPWM0_CH3P		SPI1_CSN	SCL1	TIM4_CH1	TIM3_CH1			EFLS_CSN	ADC0_CH6	EXTI33
P5_2													
P5_3													



4 封装尺寸

4.1 LKS32MC452FPCT8

LQFP80L Profile Quad Flat Package:

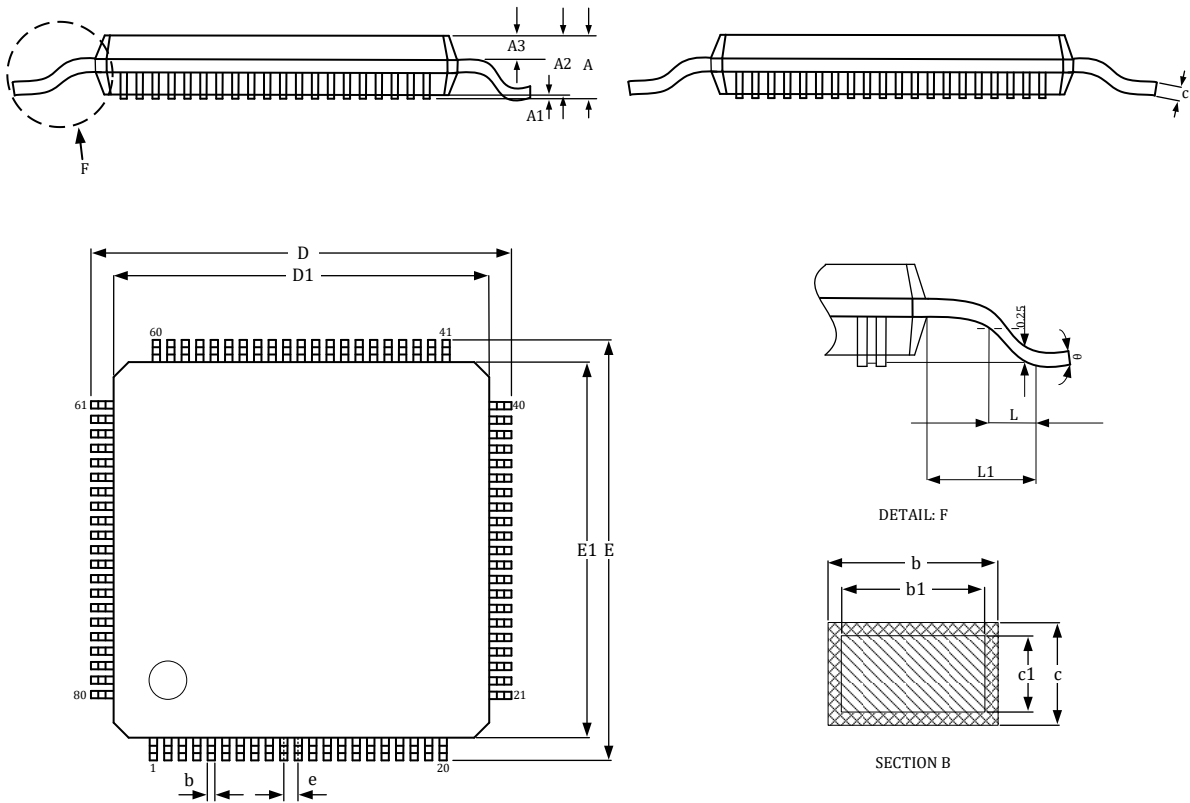


图 4-1 LKS32MC452FPCT8 封装图示

表 4-1 LKS32MC452FPCT8 封装尺寸

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.6
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.14	-	0.22
b1	0.13	0.16	0.19
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.40BSC		

L	0.45	-	0.75
L1	1.00REF		
θ	0	-	7°

数

5 电气性能参数

LKS32MC452 芯片内部集成两路 6N Driver，其中 MCU 部分电气参数如下表格所示，以 LKS32M452FPCT8 为例。

表 5-1 LKS32M452FPCT8 电气极限参数

参数	最小	最大	单位	说明
MCU 电源电压(AVDD)	-0.3	+3.6	V	
预驱电源电压(VCC)	-0.3	+25.0	V	
工作温度	-40	+105	°C	
存储温度	-40	+150	°C	
结温	-	125	°C	
引脚温度（焊接，10 秒）	-	260	°C	

表 5-2 LKS32M452FPCT8 建议工况参数

参数	最小	典型	最大	单位	说明
MCU 电源电压(AVDD)	2.2	3.3	3.6	V	
模拟工作电压(AVDD _A)	2.8	3.3	3.6	V	REF2VDD=0，ADC 选择 2.4V 内部基准源
	2.4	3.3	3.6	V	REF2VDD=1，ADC 选择 AVDD 为基准
预驱电源电压(VCC)	7		20	V	

表 5-3 LKS32M452FPCT8 ESD 性能参数

项目	管脚	最小	最大	单位
ESD测试 (HBM)	MCU Pin	-6000	6000	V
	Pre Driver G2 Pin	-2000	2000	V

根据《MIL-STD-883J Method 3015.9》，在 25℃，55%相对湿度环境下，在被测芯片的所有 IO 引脚施加进行静电放电 3 次，每次间隔 1s。测试结果显示芯片抗静电放电等级达到 Class 3A $\geq 4000V$ ， $< 8000V$ 。

表 5-4 LKS32M452FPCT8 Latch-up 性能参数

项目	最小	最大	单位
Latch-up电流 (85℃)	-200	200	mA

根据《JEDEC STANDARD NO.78E NOVEMBER 2016》，对所有电源 IO 施加过压+5.445V，在每个信号 IO 上注入 200mA 电流；或施加-1.815V 从 IO 拉取 200mA 电流。测试结果显示芯片抗拴锁等级为 200mA。

表 5-5 LKS32M452FPCT8 IO 极限参数

参数	描述	最小	最大	单位
V _{IN}	GPIO信号输入电压范围(不兼容5V)	-0.3	3.6	V
V _{IN(5VT)}	GPIO信号输入电压范围(兼容5V)	-0.3	5.5	V
I _{INJ_PAD}	单个GPIO最大注入电流	-18	18	mA



数

I _{INJ_SUM}	所有GPIO最大注入电流	-50	50	mA
----------------------	--------------	-----	----	----

表 5-6 LKS32M452FPCT8 DC 参数

参数	描述	AVDD	最小	典型	最大	单位
V _{IH}	数字IO输入高电压	3.3	2.0		AVDD	V
V _{IL}	数字IO输入低电压	3.3			0.8	V
I _{IH}	数字IO输入高电压，电流消耗	3.3			10	uA
I _{IL}	数字IO输入低电压，电流消耗	3.3	-10			uA
V _{OH}	数字IO输出高电压	3.3	AVDD-0.4			V
V _{OL}	数字IO输出低电压	3.3			0.4	V
I	IO 驱动电流	3.3	4.5mA		18mA	
R _{pull-up}	上拉电阻大小	3.3		41		kΩ
R _{pull-down}	下拉电阻大小	3.3		42		kΩ
R _{io-ana}	IO与内部模拟电路间连接电阻			100	200	Ω

表 5-7 LKS32MC45x 电路模块电流消耗 IDD

模块	Min	Typ	Max	单位
模拟比较器CMP×1		0.02		mA
运算放大器OPA×1		0.85		mA
模数转换器ADC×3		8.50		mA
数模转换器DAC×1		0.35		mA
温度传感器Temp Sensor		0.18		mA
晶振起振电路		0.20		mA
带隙基准BGP		0.34		mA
锁相环PLL		0.05		mA
CPU+flash+SRAM (192MHz)		15.47		mA
CAN-FD		1.38		mA
CORDIC		0.21		mA
CRC		0.08		mA
UART×1		0.11		mA
MCPWM		0.74		mA
TIMER×5+QEP×4		1.01		mA
SPI×1		0.17		mA
IIC×1		0.03		mA
HALL×1		0.05		
关闭高速时钟休眠	0.4	0.5	0.7	mA
掉电休眠	7	9	20	uA

以上测试如无特别标注，均为室温 25° 3.3V 供电，使用 192MHz 时钟工作情况下的测试，由于制造工艺存在器件模型偏差，不同芯片的电流消耗会存在个体差异。



数

6 模拟性能参数

表 6-1 LKS32MC45x 模拟性能参数

参数	最小	典型	最大	单位	说明
模数转换器 (ADC)					
工作电源	2.8	3.3	3.6	V	REF2VDD=0, ADC 选择 2.4V 内部基准源
	2.4	3.3	3.6	V	REF2VDD=1, ADC 选择 AVDD 为基准
输出码率		2		Msp/s	$f_{\text{adc}}/16$
差分输入信号范围	-2.2 +0.044		+2.2 -0.044	V	Gain=1 时; REF=2.2V
	-3.3 +0.066		+3.3 -0.066	V	Gain=2/3 时; REF=2.2V
单端输入信号范围	-0.3		AVDD+0.3	V	受限于 IO 口输入电压限制
差分信号通常为芯片内部 OPA 输出至 ADC 的信号;单端信号通常为外部通过 IO 输入的被采样信号:无论使用内部/外部基准, ADC 测量信号幅度均不应超过满量程的 $\pm 98\%$, 特别地, 当使用外部基准时, 建议采样信号不超过量程的 90%。					
直流失调 (offset)		5	10	mV	可校正
有效位数(ENOB)	10.5	11.5		bit	
INL		2	3	LSB	
DNL		1	2	LSB	
SNR	63	69		dB	
输入电阻	500k			Ohm	
输入电容		10pF		F	
基准电压 (REF)					
工作电源	2.2	3.3	3.6	V	
输出偏差	-9		9	mV	
电源抑制比		70		dB	
温度系数		20		ppm/ $^{\circ}\text{C}$	
输出电压		1.2		V	
数模转换器 (DAC)					
工作电源	2.2	3.3	3.6	V	
负载电阻	5k			Ohm	输出 BUFFER 开启
负载电容			50p	F	
输出电压范围	0.05		AVDD-0.1	V	
转换速度			1M	Hz	
DNL		1	2	LSB	
INL		2	4	LSB	



数

参数	最小	典型	最大	单位	说明
OFFSET		5	10	mV	
SNR	57	60	66	dB	
运算放大器 (OPA)					
工作电源	2.8	3.3	3.6	V	
带宽		20M	30M	Hz	
负载电阻	20k			Ohm	
负载电容			5p	F	
输入共模范围	0		AVDD-1	V	
输出信号范围	0.1		AVDD-0.2-V _{offset} *Gain	V	如果应用上所使用的运放放大倍数较高, 因 V _{offset} 的存在会使得运放实际可用的最大输出幅度下降。在应用方案选择运放放大倍数的时候, 应保证该应用下最大信号乘放大倍数后 <=AVDD-0.2-V _{offset} *Gain, 其中 V _{offset} 用其最大值进行计算
OFFSET			10	mV	64 倍放大倍数
			12	mV	32 倍放大倍数
			15	mV	16 倍放大倍数
			22	mV	8 倍放大倍数
			35	mV	4 倍放大倍数
			61	mV	2 倍放大倍数
此 OFFSET 为 OPA 差分输入短接时, 测量 OPA_OUT 偏离 0 电平, 得到的等效差分输入端偏差。OPA 输出端偏差为 OPA 放大倍数×OFFSET。Flash NVR 区域记录了出厂测试的 OPA offset。					
共模电平 (V _{cm})	1.45	1.65	1.80	V	测量条件: 常温。运放摆幅 =2×min(AVDD-V _{cm} , V _{cm})。建议使用 OPA 单端输出的应用上电后进行 V _{cm} 测量并进行软件减除校正。更多分析请参考官网应用笔记《ANN009-运放差分 and 单端工作模式区别》。Flash NVR 区域记录了出厂测试的 OPA V _{cm} 。
共模抑制 (CMRR)		80		dB	
电源抑制 (PSRR)		80		dB	
负载电流			500	uA	
摆率(Slew rate)		5		V/us	
相位裕度		60		度	
比较器 (CMP)					
工作电源	2.2	3.3	3.6	V	
输入信号范围	0		AVDD	V	
OFFSET		-3.7		mV	0mV 回差, CMP 输出低到高翻转
		-3		mV	0mV 回差, CMP 输出高到低翻转



数

参数	最小	典型	最大	单位	说明
		-3.3		mV	20mV 回差, CMP 输出低到高翻转
		8.5		mV	20mV 回差, CMP 输出高到低翻转
传输延时		0.15u		S	默认功耗
		0.6u		S	低功耗
回差 (Hysteresis)		20		mV	HYS='0'
		0		mV	HYS='1'

7 电源管理系统

电源管理系统由 LDO12 模块、电源检测模块（PVD）、上电/掉电复位模块（POR）组成。

该芯片由 2.2V~3.6V 单电源供电，以节省芯片外的电源成本。芯片内部集成一路 LDO12 给内部所有数字电路、PLL 模块供电。

LDO 上电后自动开启，无需软件配置，但 LDO 输出电压可通过软件实现微调。

LDO 分为低功耗模式和正常工作模式。睡眠模式时，进入低功耗模式。此时大部分数字电路都会进入掉电状态，仅有部分值守电路和 SRAM 维持供电。

正常工作模式下，需要开启 BGP 模块。

LDO12 的输出电压可通过设置寄存器 LDO12TRIM<2:0>来调节，具体寄存器所对应值见模拟寄存器表说明。LDO12 在芯片出厂前已经过校正，一般情况下，用户不需要额外配置这些寄存器。如需微调 LDO 的输出电压，需要读取原配置值，在此基础上微调量对应的配置值填入寄存器。

POR 模块监测 LDO12 的电压，在 LDO12 电压低于 0.8V 时（例如上电之初，或者掉电之时），为数字电路提供复位信号以避免数字电路工作产生异常。

PVD 模块对 3.3V 输入电源进行检测，如低于某一设定阈值，则产生报警（中断）信号以提醒 MCU。中断提醒阈值可通过寄存器 PVDSEL<1:0>设置为不同的电压。PVD 模块可通过设置 PD_PDT='1'关闭。具体寄存器所对应值见模拟寄存器表说明。

8 时钟系统

时钟系统包括内部 32KHz RC 时钟、内部 12MHz RC 时钟、外部 12MHz 晶体起振电路、PLL 电路组成。

32K RC 时钟作为 MCU 系统慢时钟使用,作为诸如滤波模块或者低功耗状态下的 MCU 时钟使用。12MHz RC 时钟作为 MCU 主时钟使用,配合 PLL 可提供最高到 192MHz 的时钟。外部 12MHz 晶体起振电路作为备份时钟使用。

32k 和 12M RC 时钟均带有出厂校正,32K RC 时钟在-40~105°C范围内的精度为 $\pm 50\%$,12M RC 时钟在该温度范围的变化范围为 $\pm 1\%$ 。

12M RC 时钟通过设置 RCHPD = '0' 打开 (默认打开, 设 '1' 关闭), RC 时钟需要 Bandgap 电压基准源模块提供基准电压和电流, 因此开启 RC 时钟需要先开启 BGP 模块。芯片上电的默认状态下, 12M RC 时钟和 BGP 模块都是开启的。32K RC 时钟是始终开启的, 不能关闭。

PLL 对 12M RC 时钟进行倍频, 以提供给 MCU、ADC 等模块更高速的时钟。MCU 和 PWM 模块的最高时钟为 192MHz, ADC 模块典型工作时钟为 32MHz, 通过寄存器 ADCCLKSEL<1:0>可设置为不同的 ADC 工作频率。

PLL 通过设置 PLLPDN = '1' 打开 (默认关闭, 设 1 打开), 开启 PLL 模块之前, 同样也需要开启 BGP(Bandgap)模块。开启 PLL 之后, PLL 需要 8us 的稳定时间来输出稳定时钟。芯片上电的默认状态下, RCH 时钟和 BGP 模块都是开启的, 但 PLL 默认是关闭的, 需要软件来开启。

晶体起振电路内置了放大器和起振电容, 仅需在 IO OSC_IN/OSC_OUT 之间接入一个晶体, 并设置 XTALPDN = '1' 即可起振。

9 基准电压源

该基准源为 ADC、DAC、RC 时钟、PLL、温度传感器、运算放大器、比较器和 FLASH 提供基准电压和电流，使用上述任何一个模块之前，都需要开启 BGP 基准电压源。

芯片上电的默认状态下，BGP 模块是开启的。基准源通过设置 BGPPD = '0' 打开，从关闭到开启，BGP 需要约 2us 达到稳定。BGP 输出电压约 1.2V，精度为±0.8%

基准源可通过设置 REF_AD_EN='1'，将基准电压送至 IO 进行测量。

10 ADC 模块

芯片内部集成 3 路 14BIT、2MHz 采样率的 SAR 结构 ADC，芯片上电的默认状态下，ADC 模块是关闭的。ADC 开启前，需要先开启 BGP 和 12M RC 时钟和 PLL 模块，并选择 ADC 工作频率。默认配置下 ADC 工作时钟是 32M，对应 2MHz 的转换数据率。

ADC 完成一次转换需要 16 个 ADC 时钟周期。其中，采样和转换流水进行，允许前次转换和当前采样在时间上交叠。 $f_{conv} = f_{adc} / 16$ 。在 ADC 时钟设为 32M 时，转换速率是 2MHz。

ADC 在降频应用时，可通过寄存器 CURRIT<1:0>降低 ADC 的功耗水平。

ADC 可工作在如下模式：单次单通道触发、连续单通道、单次 1~16 通道扫描、连续 1~16 通道扫描。每路 ADC 都有 16 组独立寄存器对应每一个通道。

ADC 触发事件可以来自外部的定时器信号 T0、T1、T2、T3 发生到预设次数，或者为软件触发。

ADC 带有两种增益模式，通过 GAIN_SHAx 进行设置，对应 1 倍和 2/3 倍增益。1 倍增益对应±2.2V 的输入信号幅度，2/3 倍增益对应±3.3V 的输入信号幅度。在测量运放的输出信号时，根据运放可能输出的最大信号来选择具体的 ADC 增益。

11 运算放大器

6 路输入输出 rail-to-rail 运算放大器，内置反馈电阻 $R2/R1$ ，外部引脚需串联一个电阻 $R0$ 。反馈电阻 $R2:R1$ 的阻值可通过寄存器 `RES_OPAx<2:0>` 设置，以实现不同的放大倍数。具体寄存器所对应值见模拟寄存器表说明。

最终的放大倍数为 $R2/(R1+R0)$ ，其中 $R0$ 是外部电阻的阻值，

对于 MOS 管电阻直接采样的应用，建议接 $>20k\Omega$ 的外部电阻，以减小 MOS 管关断时，往芯片引脚里流入的电流。

对于小电阻采样的应用，建议接 100Ω 的外部电阻。

放大器可通过设置 `OPAOUTx_EN<1:0>` 选择将 6 路放大器中的某两路输出信号通过 `BUFFER` 送至 2 个 IO 口进行测量和应用（对应关系见 `datasheet` 芯片管脚说明）。因为有 `BUFFER` 存在，在运放正常工作模式下也可以选择送两路运放输出信号出来。

芯片上电的默认状态下，放大器模块是关闭的。放大器可通过设置 `OPAxPDN = '1'` 打开，开启放大器之前，需要先开启 `BGP` 模块。

运放输入同相和反相端内置钳位二极管，电机相线通过一匹配电阻后直接接入输入端，从而简化了 MOSFET 电流采样的外置电路

12 比较器

内置 6 路输入 rail-to-rail 比较器，比较器比较速度可编程、迟滞电压可编程、信号源可编程。

比较器的比较延时可通过寄存器 `IT_CMP` 设置为 0.15uS/0.6uS。迟滞电压通过 `CMP_HYS` 设置为 20mV/40mV。

比较器同相和反相两个输入端的信号来源都可通过寄存器 `CMPx_SELP<2:0>` 和 `CMPx_SELN<1:0>` 编程，详见寄存器模拟说明。

芯片上电的默认状态下，比较器模块是关闭的。比较器通过设置 `CMPxPDN = '1'` 打开，开启比较器之前，需要先开启 `BGP` 模块。



13 温度传感器

芯片内置精度为 $\pm 2^{\circ}\text{C}$ 的温度传感器。芯片出厂前会经温度校正，校正值保存在 **flash info** 区。

芯片上电的默认状态下，温度传感器模块是关闭的。开启传感器之前，需要先开启 **BGP** 模块。

温度传感器通过设置 **TMPPDN=1** 打开，开启到稳定需要约 **2us**，因此需在 **ADC** 测量传感器之前 **2us** 打开。

14 DAC 模块

芯片内置两路 12bit DAC，输出信号的最大量程可通过寄存器 DACx_GAIN 设置为 1.2V/3V。

12bit DACx 可通过配置寄存器 DACx_OUTEN=1，将 DACx 输出送至 IO 口 P3.4 和 P4.7，可驱动 >5kΩ 的负载电阻和 50pF 的负载电容。

DAC 最大输出码率为 1MHz。

芯片上电的默认状态下，DAC 模块是关闭的。DAC 可通过设置 DACx_PDN =1 打开，开启 DAC 模块之前，需要先开启 BGP 模块。

15 处理器核心

- 32bit ARM Cortex-M4F 内核，硬件浮点/DSP，最高工作频率 192MHz
- 2 线 SWD 调试管脚/4 线 Jtag 调试管脚

16 存储资源

16.1 Flash

- 内置 flash 包括 128kB/256kB 主存储区，以及 NVR 信息存储区
- 可反复擦除写入不低于 2 万次
- 室温 25℃ 数据保持长达 20 年
- 按 Quad Word 编程写入，编程时间最长 10us
- 按 Sector 擦除，Sector 大小 1024 字节，Sector 擦除时间最长 4ms
- Flash 数据防窃取（最后一个 word 须写入非 0xFFFFFFFF 的任意值）

16.2 SRAM

- 内置 40kB SRAM
- 支持 SRAM 作为 Code RAM 用于关键程序加速

17 电机驱动专用 MCPWM

- 两个 MCPWM 模块
- MCPWM 最高工作时钟频率 192MHz
- 支持最大 4 通道相位可调的互补 PWM 输出，其中通道 2/3 可以选择与 0/1 使用不同时基进行计数
- 每个通道死区宽度可独立配置
- 支持边沿对齐 PWM 模式
- 支持软件控制 IO 模式
- 支持 IO 极性控制功能
- 内部短路保护，避免因配置错误导致短路
- 外部短路保护，根据对外部信号的监控快速关断
- 内部产生 ADC 采样中断
- 采用加载寄存器预存定时器配置参数
- 可配置加载寄存器加载时刻和周期

18 Timer

- 5 路通用定时器，3 路 16bit 计时器，2 路 32bit 计时器。
- 支持捕获模式，用于测量外部信号宽度
- 支持比较模式，用于产生边沿对齐 PWM/定时中断
- 有 2 路支持编码信号输入，支持脉冲指令计数

19 Hall 传感器接口

- 两个 Hall 接口模块
- 内置最大 1024 级滤波
- 三路 Hall 信号输入
- 24 位计数器，提供溢出和捕获中断

20 DMA

- 一路 DMA 引擎
- 最多支持 8 个通道
- 支持 byte/halfword/word 等不同尺寸的传输
- 支持不同的地址递增方式
- 支持 flash/ram/外设之间的数据传输
- 支持循环模式

21 FMAC

- 16 位×16 位 乘法器
- 24+2 位累加器，支持饱和处理
- 16 位数据输入、输出
- 256×16 位本地数据存储
- 本地存储最多可以定义 3 个数据缓存区域（两个输入缓存，一个输出缓存）缓存基地址和缓存大小可以通过寄存器配置
- 输入、输出缓存可以作为循环 **buffer** 使用
- 滤波函数：FIR，直接 1 型 IIR
- 向量操作：点积，卷积，相关
- AHB 总线接口
- 支持 DMA 读写数据

22 CRC

- 支持 7/8/16/32 等不同位宽的多项式
- 支持多项式系数配置
- 支持输入输出数据翻转



23 Cordic

- 电机控制算法专用 DSP，自主指令集，三级流水
- 最高工作频率 192MHz
- Q15 格式 Cordic 三角函数模块， $\sin/\cos/\arctan$ 8 周期计算完成



24 通用外设

- 3 路 UART，全双工工作，支持 8/9 位数据位、1/2 停止位、奇/偶/无校验模式，带 1 字节发送缓存、1 字节接收缓存，支持 Multi-drop Slave/Master 模式，波特率支持 300~115200
- 2 路 SPI，支持主从模式
- 2 路 IIC，支持主从模式
- 1 路 CAN
- 硬件看门狗：独立看门狗使用 32kHz RC 时钟驱动，独立于系统高速时钟，写入保护，0.128~65 秒复位间隔；窗口看门狗使用系统 PLL 分频时钟计数，可以提供精确计时。

不同型号的外设请参考 2 章节选型表。

25 栅极驱动模块

25.1 模块参数

芯片内部栅极驱动模块共有 4 种不同的参数规格，根据栅极驱动电路参数不同，栅极驱动模块分为 4 个型号，分别为 G1、G2、G3 和 G6。对照表如 25-1。

表 25-1 芯片型号-栅极驱动电路对照表

芯片型号	栅极驱动模块型号
LKS32MC452FPCT8	G2

“YYWWX*” 为 data code 及芯片版本号，见芯片丝印的第三行。“YYWWX” 为生产日期，“*” 为可选项，通常是 A、B、C、D...或空白，代表芯片预驱的版本号。

25.1.1 栅极驱动模块 G2

表 25-2 栅极驱动模块 G2 器件参数

参数	最小	典型	最大	单位	说明
极限参数					
电源电压 VCC	-0.3		+25.0	V	相对于地
浮动电压 VB _{1,2,3}	-0.3		+250	V	
浮动偏置 VS _{1,2,3}	VB-25		VB+0.3	V	
高侧输出电压 HO _{1,2,3}	VS-0.3		VB+0.3	V	
低侧输出电压 LO _{1,2,3}	-0.3		VCC+0.3	V	
逻辑输入 HIN/LIN _{1,2,3}	-0.3		VCC+0.3	V	
开关电压摆率 dVs/dt			50	V/ns	
结温 TJ	-40		150	°C	
存储温度 Ts	-55		150	°C	
焊接温度			300	°C	焊接 10s
建议工况					
电源电压 VCC	+7		+20.0	V	相对于地
浮动电压 VB _{1,2,3}	VS+8		VS+20	V	
浮动偏置 VS _{1,2,3}	-5		200	V	
高侧输出电压 HO _{1,2,3}	VS		VB	V	
低侧输出电压 LO _{1,2,3}	0		VCC	V	
逻辑输入 HIN/LIN _{1,2,3}	0		VCC	V	
工作温度 TA	-40		105	°C	
门极驱动器电气参数					
VCC 静态电流 IQCC		50	100	uA	HIN=LIN=0V
VB 静态电流 IQBS		20	40	uA	HIN=LIN=0V
浮动电压漏电流 ILK			10	uA	VB=VS=220V
VCC 欠压保护释放电压	4.0	4.7	6.7	V	



块

VBS 欠压保护释放电压	3.9	5.6	6.9	V	
VCC 欠压保护电压	3.6	4.4	6.4	V	
VBS 欠压保护电压	3.5	5.0	6.2	V	
VCC 欠压保护迟滞电压	0.25	0.3	0.8	V	
VBS 欠压保护迟滞电压	0.25	0.6	0.8	V	
高输入阈值 V_{IH}	2.8			V	
低输入阈值 V_{IL}			0.8	V	
输入偏置电流 I_{source}		32	120	uA	$HIN=LIN=5V$
输入偏置电流 I_{sink}			1	uA	$HIN=LIN=0V$
高电平输出电压, $V_{BIAS}-V_O$			1	V	$I_O=20mA$
低电平输出电压, V_O			1	V	$I_O=20mA$
高电平输出短路脉冲电流 I_{O+}	650	1000		mA	$V_{CC}/V_{BS}=15V$
低电平输出短路脉冲电流 I_{O-}	650	1000		mA	$V_{CC}/V_{BS}=15V$
输出上升时间 T_r		15	30	ns	$C_L=1nF$
输出下降时间 T_f		12	30	ns	
导通延迟时间 T_{on}		270	500	ns	
关断延迟时间 T_{off}		80	150	ns	
死区 D_T	100	200	400	ns	
延时匹配度 M_T			80	ns	$T_{on} \text{ \& } T_{off} \text{ for (HS-LS)}$

25.2 推荐应用图

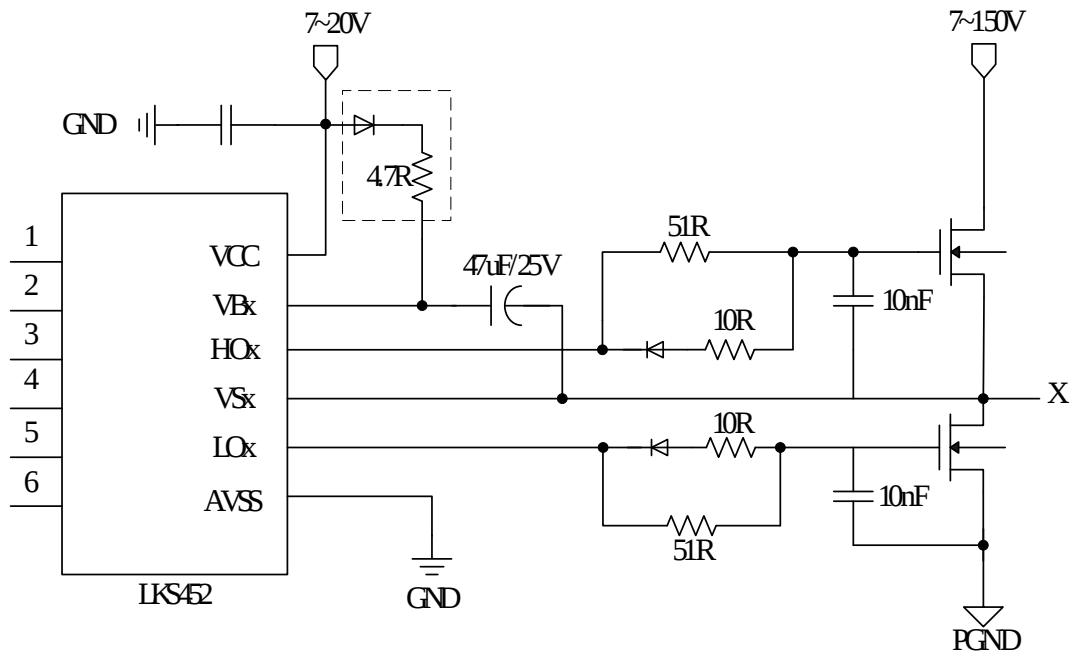


图 25-1 栅极驱动模块 G2 典型应用图



块

栅极驱动模块 G2 端口 VBx 和 VCC 间必须外置自举二极管。

表 25-3 栅极驱动模块 G1/G2/G3/G6 极性真值表

{HIN, LIN}	HO	LO	
00	0	0	上下管关断
01	0	1	下管导通
10	1	0	上管导通
11	0	0	上下管同时导通，硬件短路保护

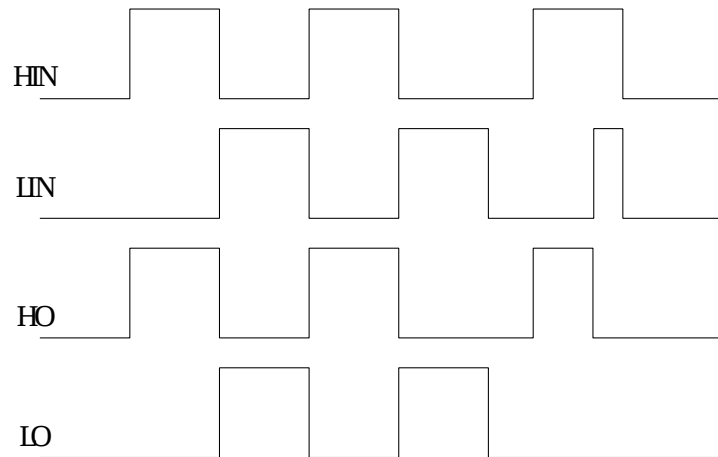


图 25-2 栅极驱动模块 G1/G2/G3/G6 极性示意图

26 特殊 IO 复用

LKS45x 特殊 IO 复用注意事项

SWD 协议包含两根信号线：SWDCLK 和 SWDIO。前者是时钟信号，对于芯片而言，是输入状态且不会改变输入状态。后者是数据信号，对于芯片而言，在数据传输过程中会在输入状态和输出状态间切换，默认是输入状态。

JTAG 通常包含 nTRST，TMS，TDI，TDO，TCLK5 根信号线。

LKS45x 可实现 Jtag/SWD 复用为其它 IO 的功能，复用的 IO 是 P0[13:9]。注意事项如下：

- 默认状态是不开启复用，需要软件开启复用。即芯片硬复位结束后，初始状态是 Jtag/SWD 用途，Jtag/SWD 在芯片内部有上拉（芯片内部上拉电阻约为 40K），应用对初始电平有要求的，需注意。
- 开启复用后，KEIL 等工具无法直接访问芯片，即 Debug 和擦除下载功能均失效。若需要重新下载程序，有两个方案。
 - 其一，建议使用凌鸥专用离线下载器擦除。软件开启复用的时间，建议保留一定余量，例如 100ms 左右，保证离线下载器能擦除，防止死锁。余量的多少是保证离线下载器擦除的成功率。余量越大，一次性擦除成功的概率越大。
 - 其二，程序内部有退出机制，例如某个其它 IO 电平发生变化（一般为输入），表明外界需要用 Jtag/SWD，软件重新配置，解除复用。此时，可以恢复 KEIL 的功能。

RSTN 信号，默认是用于 LKS45x 芯片的外部复位脚。

LKS45x 可实现 RSTN 复用为其它 IO 的功能，复用的 IO 是 P0.6。注意事项如下：

- 默认状态是不开启复用，需要软件开启复用。即芯片初始状态是 RSTN 用途，RSTN 在芯片内部有上拉（芯片内部上拉电阻约为 40K），应用对初始电平有要求的，需注意。
- 默认状态是 RSTN，只有 RSTN 正常释放后才能开始程序的执行，应用需要保证 RSTN 有足够保护，例如外围电路带上拉，若能加电容更佳。
- 开启复用后，RSTN 用途失效，若需产生芯片硬复位，源头只能是掉电/看门狗。
- RSTN 的复用，不影响 KEIL 的使用。

SYS_RST_CFG 寄存器的 BIT[5]，为 RSTN 和 P0.6 的复用控制开关。

息

27 订购包装信息

型号	封装形式	每盘/管数量	内盒数量	外箱数量
LKS32MC452FPCT8	LQFP80	120/盘	1200PCS	7200PCS



28 版本历史

表 28-1 文档版本历史

时间	版本号	说明
2025.08.22	1.05	更新命名规则
2025.06.30	1.04	添加配置 MCPWM PN 通道交换功能说明
2025.01.02	1.03	更新比较器 offset 失调电压数值，更新 OPA offset 数值
2024.11.13	1.02	修正 452 管脚分布图
2024.08.21	1.01	添加内部预驱连接示意图
2023.12.26	1.0	正式版发布



免责声明

LKS 和 LKO 为凌鸥创芯注册商标。

南京凌鸥创芯电子有限公司（以下简称：“Linko”）尽力确保本文档内容的准确和可靠，但是保留随时更改、更正、增强、修改产品和/或 文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。

客户应针对应用需求选择合适的 Linko 产品，详细设计、验证和测试您的应用，以确保满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。

Linko 在此确认未以明示或暗示方式授予 Linko 或第三方的任何知识产权许可。

Linko 产品的转售，若其条款与此处规定不同，Linko 对此类产品的任何保修承诺无效。

Linko 产品禁止用于军事用途或生命监护、维持系统。

如有更早期版本文档，一切信息以此文档为准。

