



南京凌鸥创芯电子有限公司

LKS32 MCU

外部晶体振荡电路设计

© 2024, 版权归凌鸥创芯所有
机密文件，未经许可不得扩散

目录

1	晶体的基础知识	1
1.1	简介	1
1.2	等效电路模型	1
1.3	晶体的主要参数	2
2	晶体振荡电路	4
2.1	晶体振荡电路的基本结构	4
2.2	晶体振荡电路起振条件	6
2.3	晶体振荡电路参数设计	7
2.3.1	晶体的选择	7
2.3.2	反馈电阻 R_f	8
2.3.3	负载电容 C_L	8
2.3.4	振荡回路的增益裕量	9
2.3.5	激励功率 D_L 和阻尼电阻 R_d	10
2.3.6	启振时间	11
3	晶体振荡电路稳健性测试	12
3.1	负电阻测试和振荡裕度	12
3.2	负电压测试	13
3.3	有效负载电容测试	13
4	PCB 布线建议	15
5	附录	16
	附录一 LKS32 各系列 MCU HSE 振荡器特性及推荐晶体参数	16
6	历史版本	18

1 晶体的基础知识

1.1 简介

晶振是有源晶振的简称，又叫振荡器，内部有时钟电路，只需供电便可产生振荡信号。

晶体是无源晶振的简称，也叫谐振器，是无极性元件，需要借助时钟电路才能产生振荡信号，

晶体谐振器是利用晶体特有的压电现象，从机器的谐振中产生一定频率的元件。借助晶体产生的频率可以提供非常稳定的时钟信号，因此被广泛应用于数字电路设计，以保证数据传输、计时、同步等各种功能的准确性和可靠性，确保设备和系统的正常运行。

晶体最常用的压电材料是石英晶体，石英晶体在被施加电压时产生机械形变，将电能转换为机械能，在其恢复到原始状态时，将机械能转换为电能。给石英晶体施加一交变电场，就会产生周期性的机械振动。

机械振动的物理尺寸和结构固定之后，它本身一般就有一个固有的振动频率。当外加信号的频率与固有振动频率相等时，就会发生共振，该频率下晶体振幅明显加大，比其他频率下的振幅大得多，称为压电谐振现象。晶体谐振器正是利用晶体的压电谐振特性来产生固定的谐振频率。

1.2 等效电路模型

晶体的等效电路模型如图 1-1 所示

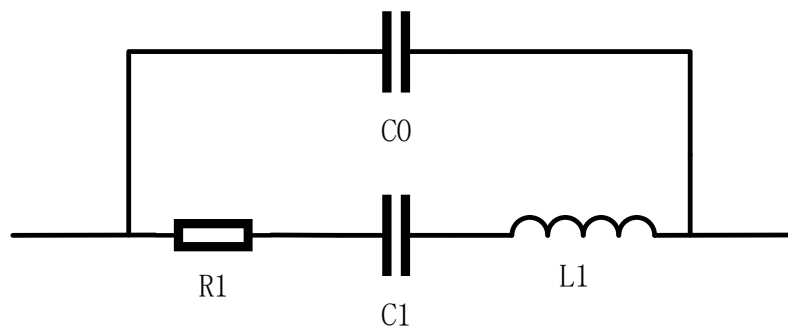


图 1-1 晶体等效电路模型

C1：动态等效串联电容，表示石英的弹性。

L1：动态等效串联电感，表示石英振动的质量。

R1：动态等效串联电阻，表示石英由于阻尼造成的损失。

C0：称为并联电容或静电容，是晶体外壳和电极引起的电寄生电容的总和。

在该等效电路模型中，有两个谐振点：串联谐振频率 F_s （它是 C_1 、 L_1 、 R_1 支路的谐振频率）以及并联谐振频率 F_a （它是整个等效电路的谐振频率，还取决于 C_0 ）。电抗与频率的特性曲线如图 1-2 所示。

串联谐振频率 F_s 的表达式：

$$F_s = \frac{1}{2\pi\sqrt{L_1 C_1}} \quad (1-1)$$

并联谐振频率 F_a 的表达式：

$$F_a = \frac{1}{2\pi\sqrt{L_1 \frac{C_0 C_1}{C_0 + C_1}}} = F_s \sqrt{1 + \frac{C_1}{C_0}} \quad (1-2)$$

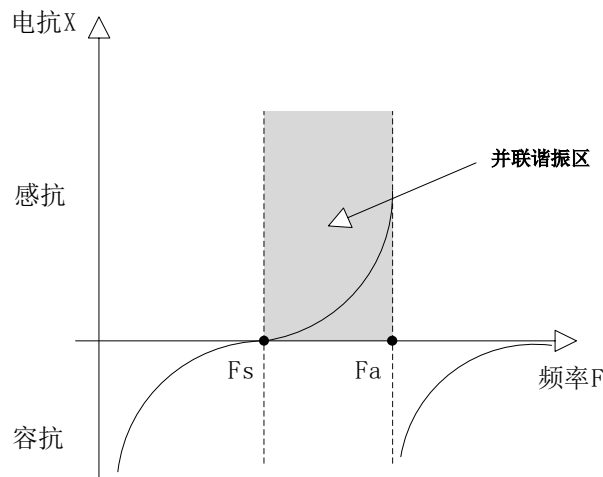


图 1-2

从 F_s 到 F_a 的区域就是晶体的并联谐振区域，在这一区域晶体工作在并联谐振状态即晶体的正常工作区域。在 0 到 F_s 之间晶体表现为电容特性。在 F_s 到 F_a 之间晶体变为电感特性。在 F_a 之后晶体再次表现为电容特性。

1.3 晶体的主要参数

1、等效串联电阻 ESR

等效串联电阻 ESR 是机械损耗的电气表示，它是晶体中动态等效电阻 R_1 、静电容 C_0 和振荡电路上电容容抗的组合。ESR 是一个非常重要的参数，通常在晶体的数据手册中提供。ESR 通常取决于晶体本体的物理尺寸大小，小体积(SMD)的晶体损耗、ESR 和启动时间通常大于大体积的晶体。

晶体的 ESR 太高，晶体振荡电路就会变得不稳定并停止振荡。因此，每一个晶体有 ESR 的最大限值。ESR 值比建议的最大值越低，那么振荡器启动和稳定性就越好。

2、负载电容 CL

负载电容 CL 是指晶体的两条引线连接 IC 内部以及外部所有有效电容等效之和。应用中，它与晶体等效电路模型中的 $C0$ 属于并联关系。 CL 通常在晶体的数据手册中提供。负载电容 CL 不同决定了振荡器的振荡频率不同，为了达到晶体的标称振荡频率，需要对 CL 的值做出规定。因此，当两个标称频率相同的晶体互换时，需特别关注负载电容值是否一致。

3、静电容 $C0$

静电容 $C0$ 是指晶体的寄生电容。它通常与晶体的几何尺寸和电极面积有关。静电容 $C0$ 和负载电容 CL 一起影响晶体的振荡频率。

4、激励功率 DL

激励功率 DL 是指晶体工作时消耗的功率。它通常在晶体的数据手册中提供，单位为 μW 。晶体的实际工作消耗功率必须保持规定的范围之内，激励功率太小或太大，都会影响到晶体的正常使用。

5、频率偏差

频率偏差是指晶体频率与晶体本身中心频率的偏差，单位为 PPM 。频差是频率偏差的简称，通常晶体规格书中会给出 $25^{\circ}C$ 下的调整频差和全温度范围下的温度频差，在温度范围要求较高时，应更多关注温度频差。

2 晶体振荡电路

2.1 晶体振荡电路的基本结构

晶体振荡电路如图 2-1 所示：

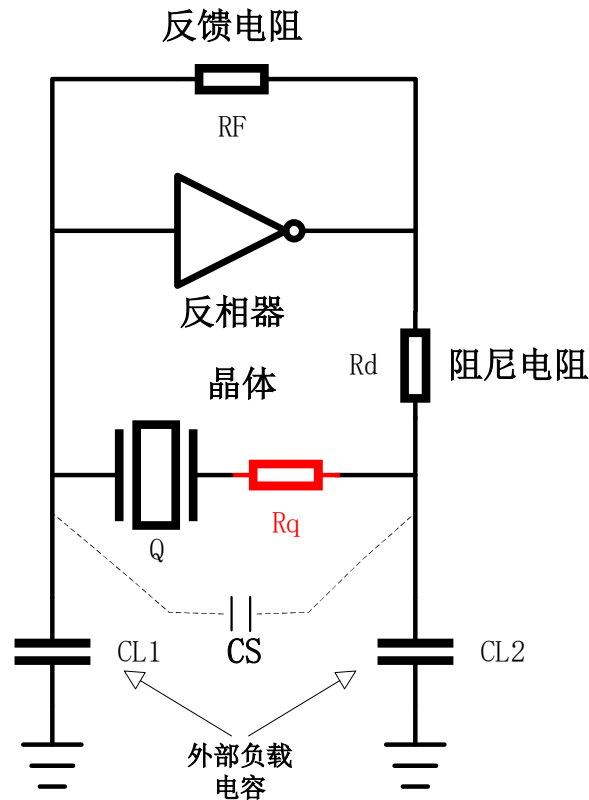


图 2-1

Rf: 反馈电阻，常与反相器并联使用，它通常嵌入在 LKS 的 MCU 内部，作用是为反相器引入一个负反馈，使其工作在线性放大区域。反馈电阻与反相器组成的反向放大器可以放大晶体正常工作区间（并联谐振区）的噪声信号，从而引发晶体的起振。同时 **Rf** 还起到稳定输出幅值的作用。kHz 晶振电路 **Rf** 为 $10\text{M}\Omega$ 及以上，MHz 晶振电路 **Rf** 为 $\text{k}\Omega\sim\text{M}\Omega$ 。如果没有反馈电阻 **Rf**，存在不起振或者停振的隐患。

Rd: 阻尼电阻，常位于反相器的输出端，用于限制输出电流，减小振荡幅值，以降低输出功率。同时防止过大的激励功率导致晶体被过分驱动，这有助于防止晶体损耗并提高晶体的可靠性。另一方面，必须注意振荡的裕量，过大的阻尼电阻会导致晶体起振困难、起振慢、不起振、

振幅过小等问题。通常情况下，如果晶体不存在被过分驱动的问题， R_d 是不需要的。

CL1/CL2:外部负载电容，常位于晶体接地反相器的输入输出端，它是直接影响晶体振荡频率的关键器件。当晶体振荡电路的等效电容等于晶体的规格书标称负载电容时，晶体的频率是最准确的。外部负载电容选择不合适，会造成晶体频偏超差、晶体不起振或起振时间慢、晶体振荡不稳定、晶体振幅低等问题。通常情况下，**CL1** 与 **CL2** 取值相等。

CS: 为 PCB 走线、焊盘、引脚间的杂散电容以及输入引脚输出引脚对地的电容，它通常与 PCB 的走线长度、铜箔厚度、叠层等有关。**CS** 杂散电容与外部负载电容一起，等效为晶体所需的负载电容值，影响晶体的频偏特性。通常情况下 **CS** 取值在 3~7pf 左右。

除了典型的振荡器元件外，还可以临时插入一个测试电阻 R_q 来测量振荡器电路的振荡容限(负电阻)。

负载电容 **CL1/CL2** 与 **CS** 的等效电容，即为晶体振荡电路实际的负载电容 **CL**，**CL** 与晶体在电路结构上为并联关系，其等效电路如图 2-2 所示：

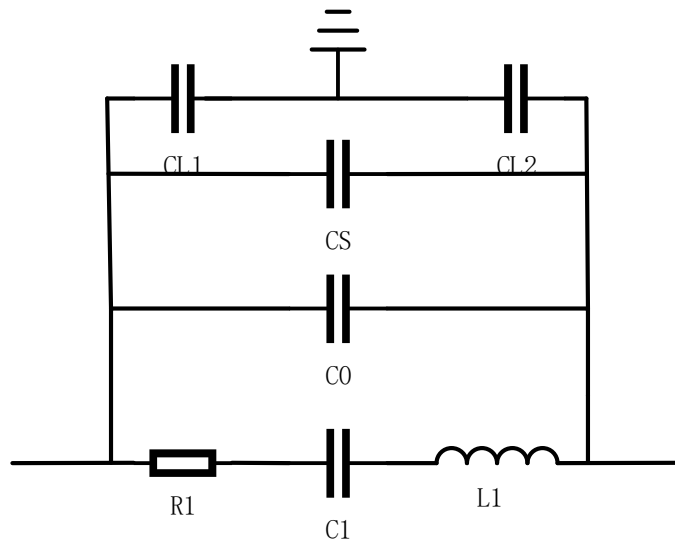


图 2-2

当晶体振荡电路工作时，实际的负载频率 F_p 位于 F_s 与 F_a 之间

负载频率 F_p 的表达式：

$$F_p = F_s \sqrt{1 + \frac{C_1}{C_0 + C_L}} \approx F_s \left(1 + \frac{C_1}{2(C_0 + C_L)} \right) \quad (2-1)$$

从表达式：可以通过调节负载电容 **CL** 的值来微调晶体的频率，这就是为什么晶体规格书会指定外部负载电容 **CL** 值的原因。通过指定外部负载电容 **CL** 值，可以使晶体振荡时达到其标称频率。

2.2 晶体振荡电路起振条件

振荡电路必须满足以下两个条件才能顺利启动振荡：

- 1、振荡电路启动时的闭环增益 >1 并且稳定振荡时的闭环增益 $=1$ ；
- 2、闭环相移 $=N*360^\circ$

第一个条件确保起振初期可以将信号在整个环路里进行放大，振荡稳定后确保恒定的幅值信号，小于 1 的话信号将会衰减到 0。第二个条件确保稳定的振荡频率，对于其他相移值，正弦波输出会因反馈被抵消。

为了起振，还需要向振荡电路提供启动所需的能量，反馈电阻与反相器组成的放大器是非常不稳定的，任何干扰均可能进入该闭环系统使其不稳定并引发振荡，该噪声可能源于上电时的能量瞬变、器件禁用/使能的操作导致的电平变化以及晶体的热噪声等。同时必须注意到，只有在晶体工作频率范围内的噪声才能被放大，这部分相对于噪声的全部能量来说只是一小部分，这也导致晶体振荡器需要比较长的时间才能启动。

图 2-3 显示了晶体起振的过程

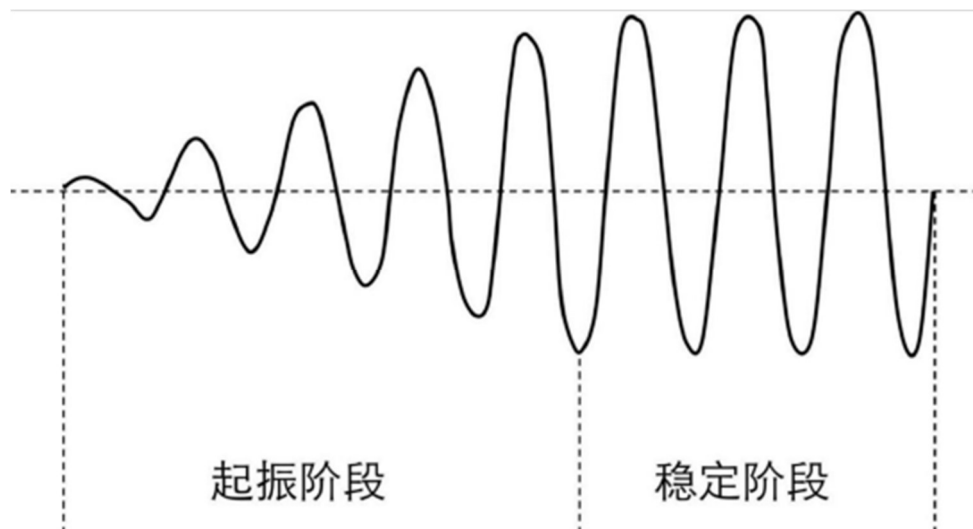


图 2-3

下图 2-4 显示了晶体振荡电路起振的相移条件：

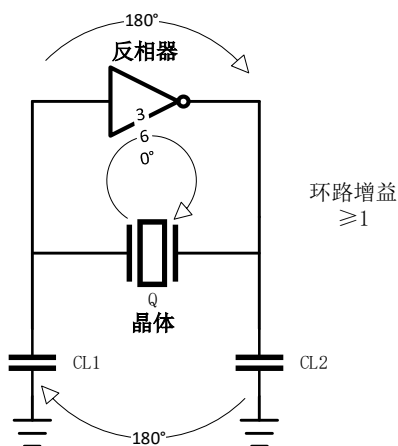


图 2-4

在该环路系统中，反相器放大器提供了一个 180° 的相移，那么剩下的 180° 相移怎么实现？前面提到，晶体是工作在并联谐振区域，即感性状态下，感性状态下晶体提供了 90° 的相移，配合两个负载电容提供了总共 180° 的相移，得到的总相移为 360° 。

下图 2-5 显示了晶体的相位曲线

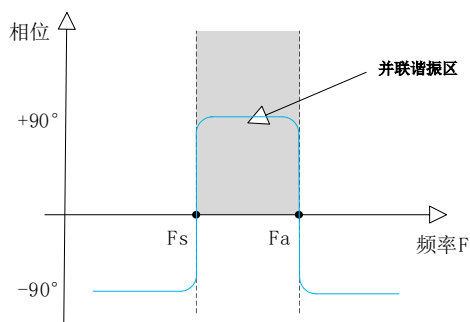


图 2-5

2.3 晶体振荡电路参数设计

2.3.1 晶体的选择

选择晶体时最重要的参数为：

1. 晶体的标称频率
2. 晶体所需的有效负载电容值 CL（对于 8MHz 晶体，通常为 10pF 至 30pF）
3. 晶体的 ESR（对于 8MHz 晶体，通常为 30Ω 至 140Ω ）
4. 静电容 C0

5. 调整频差和温度频差（通常为 $\pm 5\text{ppm}$ 至 $\pm 30\text{ppm}$ ）
6. 激励功率 DL
7. 封装尺寸

所有这些晶体参数均由晶体数据表指定。

2.3.2 反馈电阻 Rf

对于 LKS32 MCU，反馈电阻 Rf 是内嵌在 MCU 内部的，阻值通常在几十 k 到几百 k Ω 之间，它的作用是引入反馈使反相器的功能等同于放大器，使晶体振荡电路顺利起振。

电路设计中，由于反馈电阻 Rf 已经内嵌在 MCU 内部，因此并不需要特别在电路中加上该电阻。但是如果 MCU 工作在特别恶劣的环境中如非常潮湿的环境，导致晶体走线上产生水汽或者霜冻，则建议预留该反馈电阻或做好 PCBA 的三防涂覆，以防晶体振荡电路起振失败。

2.3.3 负载电容 CL

由图 2-2 所示，负载电容 CL 取决于外部电容器 CL1/CL2 以及杂散电容 CS，CL 值由晶体制造商给出。通过调整外部电容 CL1 和 CL2，使振荡电路的负载电容值与给定的电容值相等，以保证振荡频率精度。通过选用稳定性高的 NP0 或者 C0G 材质的电容，以保证振荡频率稳定度。

从晶体的方向看，CL1 与 CL2 是串行连接，与 CS 及 CL1//CL2 是并行连接。

负载电容 CL 的取值如下公式：

$$CL = \frac{CL_1 \times CL_2}{CL_1 + CL_2} + C_s \quad (2-4)$$

通常情况下，CL1=CL2，CS 的取值范围在 3~7pf

示例：晶体要求 CL 为 20Pf，在 CS 取值 5pf 的情况下，CL1=CL2=30pf

LKS45X 系列 MCU 有内置的负载电容器 CL1 和 CL2，且 CL1 和 CL2 的值可以被设定。凌鸥建议尽可能根据内置负载电容值来选择合适的晶体，如果无法满足，则可以外加匹配负载电容满足设计要求，计算公式如下：

$$CL = \frac{(CL_1 + CIN) \times (CL_2 + COUT)}{CL_1 + CIN + CL_2 + COUT} + C_s \quad (2-5)$$

CIN 是 MCU 晶体振荡器输入端内置负载电容值

COUT 是 MCU 晶体振荡器输出端内置负载电容值

由于 CIN 与 CL1，COUT 与 CL2 均是并联，因此在数值上是相加的关系。

有关 LKS45 系列 MCU 内置负载电容的详细信息，请见相关规格书和用户手册。

2.3.4 振荡回路的增益裕量

为使晶体振荡电路开始振荡并且达到稳定的振荡阶段，反相器需要提供足够的增益，使晶体振荡器起振的同时，还需要补偿振荡回路的损耗。当振荡电路稳定后，振荡器提供的功率与振荡回路的损耗是相等的。

实际设计过程中，由于振荡电路无源器件的元件值有容差，且晶体和无源器件受环境参数（如温度）的影响较大，振荡器的增益与振荡电路临界增益的比值即闭环增益为 1 时，会导致晶体振荡电路起振时间过长或者不振荡的情况。因此，为了满足晶体振荡电路的可靠起振，振荡回路的增益必须大于 1 且满足一定的裕量，计算公式如下：

$$gain_{margin} = \frac{gm}{gm_{crit}} \quad (2-6)$$

$gain_{margin}$ 为振荡回路的增益裕量

gm 是 MCU 内部振荡电路中反相器的跨导，单位通常为 mA/V。

gm_{crit} 是振荡器维持给定晶体和负载电容保持稳定振荡所需要的最小跨导。 g_{mcrit} 由晶体的参数与振荡电路中其它无源器件参数计算得到。在满足 $CL1=CL2$ ，且晶体振荡电路的实际负载电容值等于晶体规格书给定的标称负载电容值，最小跨导的计算公式如下：

$$gm_{crit} = 4 \times ESR \times \omega^2 \times (C0 + CL)^2 = 4 \times ESR \times (2\pi F)^2 \times (C0 + CL)^2 \quad (2-7)$$

CL 是晶体的标称负载电容

ESR 是振荡回路的等效串联电阻

F 是晶体的标称振荡频率

C0 是晶体的静电容

为了保证晶体振荡电路在不同的运行环境（高温、低温、高湿等）下均可以可靠的启动振荡，强烈建议增益裕量 $gain_{margin} \geq 5$ 。

LKS32MC08 举例：

08 系列跨导参数如表 2-1：

表 2-1 08 系列振荡器特性

参数	最小	典型	最大	单位	说明
外部晶体频率 f_{HSE}	2	4	8	MHz	如果使用 HSE 作为 PLL 参考时



					钟，则只能选择 4MHz 外部晶体，PLL 倍频比例固定为 24 倍。 如果直接使用 HSE 作为系统主时钟，则 f_{HSE} 范围 2~8MHz
占空比 Duty	45		55	%	
晶体起振电路反馈电阻 R_F		296		k Ω	
晶体起振电路跨导 g_m	0.92	1.533	2.457	mA/V	

如所选晶体的参数如表 2-2 所示

表 2-2 晶体参数

Specifications (规格参数)

Item	Symbol	Specifications
Nominal Frequency Range (额定频率范围)	f_{nom}	3.2768 ~ 32MHz
Vibration Mode (震动模式)	-	AT Fundamental
Load Capacitance (负载电容)	CL	12pF, 20pF, or specify
Frequency Tolerance (频率偏差) (at 25°C)	f_{tol}	$\pm 10ppm$, $\pm 20ppm$, or specify
Frequency Versus Temperature Characteristics (频率-温度特性)	f_{tem}	$\pm 20ppm$, or specify
Operating Temperature (工作温度)	T_{use}	-20~+70°C, -40~+85°C, or specify
Storage Temperature (储存温度)	T_{stg}	-40 ~ + 85°C
Shunt Capacitance (静态电容)	C0	7pF Max
Level of Drive (激励电平)	DL	1~500 μ W Max (100 μ W typical)
Aging (老化) (at 25°C)	f_{age}	$\pm 3ppm/year$ Max

Equivalent Series Resistance (等效串联电阻(ESR))

HC-49US			
3.2768 ~ 4MHz	180 Ω Max	6 ~ 17MHz	80 Ω Max
4 ~ 5MHz	120 Ω Max	7 ~ 10MHz	60 Ω Max
5 ~ 6MHz	100 Ω Max	10 ~ 32MHz	40 Ω Max

则 $g_{m_{crit}} = 4 \times 120 \times (2 \times 3.14 \times 4 \times 10^6)^2 \times (7 \times 10^{-12} + 12 \times 10^{-12})^2 = 0.109 \text{mA/V}$

$$gain_{margin} = \frac{g_m}{g_{m_{crit}}} = \frac{1.533}{0.19} = 8.068$$

如果计算得到的增益裕量 $gain_{margin}$ 小于 5，请选择一个具有较低等效串联电阻 ESR 和较低负载电容 CL 的晶体。

2.3.5 激励功率 DL 和阻尼电阻 Rd

激励功率 DL 是晶体工作中消耗的功率，必须加以限制。如果激励功率过大，晶体将会因为过度的机械振动而遭受机械损伤，导致其失效或者寿命减少。

阻尼电阻 Rd 的作用是限制晶体的消耗功率。如果晶体的消耗功率超过晶体制造商的给定值，



阻尼电阻 R_d 是必需的，用以避免晶体被过分驱动。如果晶体的功耗小于晶体制造商的给定值，就不推荐使用阻尼电阻 R_d ，它的值可以是 0Ω 。

实际测试中，使用示波器测试晶体引脚的频率，如果观察到非常清晰标准的正弦波，且正弦波的波峰和波谷两端均未被削平，这说明晶体未被过分驱动；如果晶体引脚的波形呈现方形，则晶体被过分驱动，需要增加阻尼电阻。

需要特别注意的是，增加阻尼电阻 R_d 之后，会降低振荡回路的增益裕量 $gain_{margin}$ ，因此需要重新计算增益裕量 $gain_{margin \text{ with } R_d}$ ，公式如下

$$gm_{crit \text{ with } R_d} = 4 \times (ESR + R_d) \times (2\pi F)^2 \times (C_0 + CL)^2 \quad (2-8)$$

$$gain_{margin \text{ with } R_d} = \frac{gm}{gm_{crit \text{ with } R_d}} \quad (2-9)$$

2.3.6 启振时间

启振时间是指晶体振荡器启动、增大直到达到稳定所需的时间。晶体振荡器的起振时间受很多因素的影响：

- 1、晶体的频率会影响起振时间，晶体的频率越高，起振时间就越短
- 2、低ESR的晶体相较于高ESR的晶体，起振时间越短
- 3、低负载电容相较于高负载电容，振荡器起振时间越短
- 4、高增益裕量、高OA振荡裕度的振荡器起振快于低增益裕量、低OA振荡裕度的晶体振荡器
- 5、陶瓷晶体的起振速度快于石英晶体
- 6、高激励功率的振荡电路起振速度快于低激励功率的振荡电路

通常情况下，频率为MHz级的晶体的启振时间是毫秒级，而32.768kHz的晶体起振时间介于几百毫秒到几秒钟之间。

3 晶体振荡电路稳健性测试

3.1 负电阻测试和振荡裕度

负电阻测试也被称为振荡裕度测试或者安全裕量测试，通过该测试，可以得到振荡电路中放大器的负载与可带最大负载之间的裕量。在最大负载时，晶体振荡电路的损耗最大，超过放大器的驱动能力，则振荡器将停止振荡，该最大负载被称为 OA 振荡裕度。

前文所述，晶体的 ESR 受温度影响较大。温度越高，则晶体的 ESR 越大，则在室温下正常工作的振荡电路，在高温下可能发生故障。同样的振荡电路的寄生电阻、寄生电容以及较高的湿度都会增大振荡电路的损耗。因此为了避免所有可能的环境条件下振荡电路停止振荡，设计负电阻测试，测试得出振荡裕度 OA 和安全因子 SF，以便评估振荡器的稳健性。

负电阻测试方法：如下图 3-1 所示，

1、增加一个与晶体串联的可调电阻器 R_q 。先将 R_q 调至最低，在振荡电路振荡之后持续增加 R_q 的电阻值直至振荡器停止振荡，之后再逐渐减小 R_q 的值，直至振荡器重新开始振荡。此时，可变电阻器 R_q 的值为停止裕度。

2、断电情况下，逐渐增加 R_q 的值，然后接通电源并查看振荡器是否启动振荡。可保证振荡器可靠启振的 R_q 最大电阻值为启动裕度。需要注意的是每次调整 R_q 电阻值，均需要断电，再重新上电。

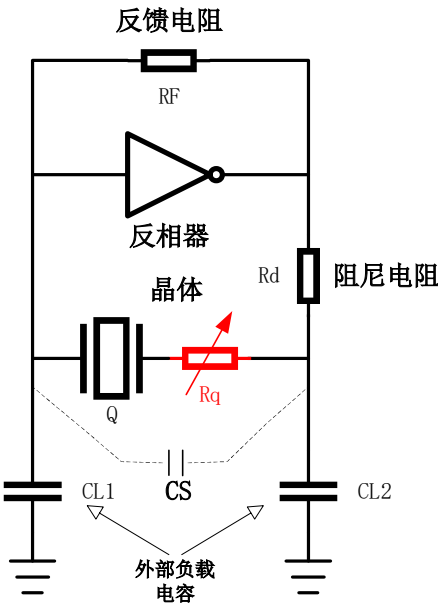


图 3-1

一般取启动裕度和停止裕度两者中的值小者作为 R_{qmax} 参与该振荡电路振荡裕度的计算。振



荡裕度 OA 和安全因子 SF 的计算公式如下：

$$OA = Rq_{\max} + ESR \quad (3-1)$$

$$SF = \frac{OA}{ESR} = \frac{Rq_{\max} + ESR}{ESR} \quad (3-2)$$

对于安全因子 SF 的评估可以参考表 3-1：

表 3-1 安全因子 SF 评估表

安全因子 SF	建议
$SF < 4$	不安全
$4 \leq SF < 5$	安全
$SF > 5$	很安全

3.2 负电压测试

负电压测试同样是评价晶体振荡电路稳定性的方法，通过降低 MCU 的供电电压，降低起振电路的电流，可达到降低振荡电路可带最大负载的目的。

负电压测试方法：

断电状态下，逐级降低 MCU 的供电电压，然后再接通电源，观察振荡电路是否顺利起振。可保证振荡器可靠起振的最小电压值与正常工作电压的差值为负电压裕度。需要注意的是每次调整供电电压值，均需要断电，再重新上电。

一般认为当负电压裕度大于正常工作电压的 1/3，是比较可靠的裕度范围。

3.3 有效负载电容测试

前文所述，晶体振荡电路的实际频率取决于实际有效负载电容（负载电容与寄生电容的有效值），有效负载电容的值越接近晶体规格书所要求的标称负载电容值，则实际振荡频率越接近标称振荡频率。有效负载电容偏小，振荡频率会增大；有效负载电容偏大，振荡频率会减小。

测量有效负载的最佳方法是测量晶体振荡电路的实际频率，并将该值与标称频率进行比较，如果实际频率接近标称频率，则有效负载电容接近标称值。

强烈不建议使用普通的无源探头直接在晶体的引脚上直接测量振荡器频率。晶体引脚上的有效电容值在几 pF 到十几 pF 之间，信号线上的阻抗值在几 MΩ。典型的 10x 无源探头的输入电容值在十几 pF，输入阻抗 10MΩ，直接测量会严重影响振荡器的工作频率和状态。

推荐使用非接触式的天线或探头连接频谱分析仪用来测试振荡频率。探头用来接受信号，读

取频谱仪上出现的峰值频率。也可以使用具有 7 到 8 位精度的高分辨率频率计数器来测量振荡频率，这同样需要通过非接触式的探头来接受信号。

另一种测量方法是使用非常低电容和高阻抗的有源探头直接测量晶体引脚，通过示波器的硬件频率计数器测量振荡频率。需要注意的是该方法依然会引入额外的电容/电阻，并略微改变振荡的频率，同样，示波器的硬件频率计数器的分辨率也需要考虑在内。

一种间接测量的方法，MCU 将振荡电路输入的频率信号进行分频处理，通过 MCU 的 IO 口将分频后的信号进行输出。使用普通无源探头加示波器对分频后的信号进行频率测量。

验证振荡频率是否在要求的范围内，并通过调整外部负载电容 CL1 和 CL2 来调整实际振荡频率，增大负载电容降低振荡频率，减小负载电容增大振荡频率。

4 PCB 布线建议

1、从 OSC_IN/OSC_OUT 连接到晶体、外部负载电容之间的信号线尽可能短，这样会减小寄生电容的大小并提高晶体振荡电路抗串扰性和抗电磁干扰 EMI 的能力。

2、数字信号线路特别是时钟信号和频繁开关信号的线路，尽可能的远离晶体振荡电路部分，否则数字线路的串扰可能会影响小振幅的正弦振荡信号。

3、对于多层 PCB，应避免在振荡电路的下方走任何的信号线，且下方的层应保证完全的铺地。

4、晶体和振荡电路走线周围应包地处理，接地走线必须为独立接地，不应有电流经接地走线流进流出其它器件。

5、主振荡环路电流在晶体和两个负载电容之间流动。这个信号路径（晶体至 CL1 至 CL2 至晶体）应该尽可能的短并且应采用对称设计，因此两个电容器的接地连接尽可能的接近且不要连接到周围的接地走线上。

6、晶体到 OSC_IN/OSC_OUT 的信号线上不应放置任何的过孔和测试点。

7、晶体不可放置在 PCB 板的边缘，应尽可能的远离强电磁干扰电路和强干扰源。

8、为了减少高频噪声在 PCB 上的传播，MCU 需要有一个稳定的电源，以确保无噪声的晶体振荡，应该在 MCU 供电端口就近放置合适的去耦电容。

9、灰尘污染会增加寄生电容，降低信号的隔离效果。高湿度和水分会导致漏电流的问题。这些均会增加启动的时间甚至导致振荡器无法起振，因此建议在 PCB 上做三防涂覆。

5 附录

附录一 LKS32 各系列 MCU HSE 振荡器特性及推荐晶体参数

LKS32MC07x HSE 振荡器特性

参数	最小	典型	最大	单位	说明
外部晶体频率 f_{HSE}	4	8	16	MHz	如果使用 HSE 作为 PLL 参考时钟，则只能选择 8MHz 外部晶体，PLL 倍频比例固定为 12 倍。 如果直接使用 HSE 作为系统主时钟，则 f_{HSE} 范围 4~16MHz
OSC_IN 振幅	1.2			V	
OSC_OUT 振幅	1.2			V	
Cin/Cout	12	15		pF	
占空比 Duty	45		55	%	
晶体起振电路反馈电阻 R_F		156		k Ω	
晶体起振电路跨导 g_m	1.799	2.648	3.717	mA/V	

LKS32MC08x HSE 振荡器特性

参数	最小	典型	最大	单位	说明
外部晶体频率 f_{HSE}	2	4	8	MHz	如果使用 HSE 作为 PLL 参考时钟，则只能选择 4MHz 外部晶体，PLL 倍频比例固定为 24 倍。 如果直接使用 HSE 作为系统主时钟，则 f_{HSE} 范围 2~8MHz
OSC_IN 振幅	1.2			V	
OSC_OUT 振幅	1.2			V	
Cin/Cout	12	15		pF	
占空比 Duty	45		55	%	
晶体起振电路反馈电阻 R_F		296		k Ω	
晶体起振电路跨导 g_m	0.92	1.533	2.457	mA/V	

LKS32MC45x HSE 振荡器特性

参数	最小	典型	最大	单位	说明
外部晶体频率 f_{HSE}	6/12	12/24	24/48	MHz	如果使用 HSE 作为 PLL 参考时钟，则只能选择 12/24MHz 外部晶体，并对 SYS_AFE_REG.XDIV 做适当配置。PLL 倍频比例固定为 16 倍。

					如果直接使用 HSE 作为系统主时钟，则 f_{HSE} 范围 6~24/12~48MHz
OSC_IN 振幅	0.6			V	
OSC_OUT 振幅	0.4			V	
Cin/Cout		-		pF	芯片已内置了负载电容 可通过 SYS_AFE_REG1.XCSEL 进行选择
占空比 Duty	45		55	%	
晶体起振电路反馈电阻 R_F		40		k Ω	
晶体起振电路跨导 g_m	4.277	5.864	7.991	mA/V	

LKS32 各系列 MCU 推荐晶体参数

LKS32 MCU 系列	等效串联电阻 ESR	负载电容 CL	静电容 C0	标称频率
LKS32MC07X	-	-	-	-
LKS32MC08X	$\leq 120\Omega$	$\leq 20\text{pF}$	$\leq 7\text{pF}$	4~16MHz
LKS32MC45X	$\leq 80\Omega$	$\leq 10\text{pF}$	$\leq 5\text{pF}$	6~24/12~48MHz

以上晶体参数仅为 LKS 的推荐值，最终请根据本文档的应用说明选取合适的晶体，晶体振荡电路的稳健性以最终测试为准。

6 历史版本

时间	版本号	说明
2024/10/11	V1.0	创建

